

## 先端研究助成基金助成金(最先端・次世代研究開発支援プログラム) 実績報告書

本様式の内容は一般に公表されます

研究課題名	環境エネルギーを使用する情報通信機器の組み込みプロセッサアーキテクチャとOS制御による最適エネルギー管理技術の開発
研究機関・部局・職名	京都大学・大学院情報学研究所・准教授
氏名	石原 亨

1. 研究実施期間 平成23年2月10日～平成26年3月31日

2. 収支の状況

(単位:円)

	交付決定額	交付を受けた額	利息等収入額	収入額合計	執行額	未執行額	既返還額
直接経費	111,000,000	111,000,000	0	111,000,000	110,875,801	124,199	0
間接経費	33,300,000	33,300,000	0	33,300,000	33,300,000	0	0
合計	144,300,000	144,300,000	0	144,300,000	144,175,801	124,199	0

3. 執行額内訳

(単位:円)

費目	平成22年度	平成23年度	平成24年度	平成25年度	合計
物品費	625,000	8,075,133	12,863,015	9,153,204	30,716,352
旅費	0	3,080,887	5,146,412	3,349,950	11,577,249
謝金・人件費等	0	9,304,500	11,304,940	8,882,129	29,491,569
その他	0	6,388,885	9,101,393	23,600,353	39,090,631
直接経費計	625,000	26,849,405	38,415,760	44,985,636	110,875,801
間接経費計	187,500	9,011,400	0	24,101,100	33,300,000
合計	812,500	35,860,805	38,415,760	69,086,736	144,175,801

4. 主な購入物品(1品又は1組若しくは1式の価格が50万円以上のもの)

物品名	仕様・型・性能等	数量	単価 (単位:円)	金額 (単位:円)	納入 年月日	設置研究機関名
ファイルサーバラックタイプ	MIPS仕様RISC CPU設計データ	1	3,570,000	3,570,000	2011/9/9	京都大学
環境発電研究用ボード	各種環境発電装置と大容量電池搭載	1	1,566,075	1,566,075	2012/3/15	京都大学
DUTボード	QFP160対応・50MHz動作対応	1	829,500	829,500	2012/3/19	京都大学
プロセッサチップ	65nm technology 2.1mm角	2	2,743,690	5,487,380	2012/3/21	京都大学
環境発電研究用ボード	各種環境発電装置と大容量電池搭載	1	1,853,750	1,853,750	2013/1/30	京都大学
高性能コンピュータ	Intel OctaCore E5 3.1GHz×2 搭載	1	4,195,800	4,195,800	2013/3/5	京都大学
環境発電ボード3rd	各種環境発電装置と大容量電池搭載	1	1,347,150	1,347,150	2013/3/21	京都大学
AMPLE BOARD	有機EL, SRAM, FPGA搭載	1	4,961,250	4,961,250	2013/3/28	京都大学
DUTボード	三菱マイコン社製 FPGA搭載	1	761,250	761,250	2013/11/11	京都大学
標準回路評価用チップ	東京大学VDEC仕様 チップ	1	2,743,600	2,743,600	2013/11/26	京都大学
4コアプロセッサ用評価ボード	4コアCPU向けFPGA搭載ボード	1	2,488,500	2,488,500	2014/1/16	京都大学
環境発電ボード	マルチバンクキャパシタ搭載ボード	1	1,425,900	1,425,900	2014/1/17	京都大学
1コアプロセッサ用評価ボード	1コアCPU向けFPGA搭載ボード	1	997,500	997,500	2014/3/3	京都大学

5. 研究成果の概要

コンピュータが自然環境から取り入れた微小な自然エネルギーだけで安定動作する仕組みを考案し、プロセッサシステムと環境発電システムのプロトタイプ試作により自然エネルギーのみで安定して動作するコンピュータシステムの実現可能性を実証した。この成果をさらに発展させれば、例えば肌に貼り付けるだけで体温から発電して数時間おきに健康診断を実施してくれる医療用センサー機器の実現や、壁に取り付けるだけで太陽光や風力から自己発電して自律的に周囲の状況を監視するセンサー機器の実現を可能にする。社会に溶け込み人に寄り添うコンピュータの実現に向けた第一歩となる成果である。

課題番号	GR076
------	-------

## 先端研究助成基金助成金(最先端・次世代研究開発支援プログラム) 研究成果報告書

本様式の内容は一般に公表されます
------------------

研究課題名 (下段英語表記)	環境エネルギーを使用する情報通信機器の組み込みプロセッサアーキテクチャとOS制御による最適エネルギー管理技術の開発
	A Study on Embedded Processor Architectures and OS-based Power Management Techniques for Environmental Energy-based Systems
研究機関・部局・ 職名 (下段英語表記)	京都大学・大学院情報学研究科・准教授
	Kyoto University, Graduate School of Informatics, Associate Professor
氏名 (下段英語表記)	石原 亨
	Tohru Ishihara

### 研究成果の概要

(和文): コンピュータが自然環境から取り入れた微小な自然エネルギーだけで安定動作する仕組みを考案し、プロセッサシステムと環境発電システムのプロトタイプ試作により自然エネルギーで安定して動作するコンピュータシステムの実現可能性を実証した。この成果をさらに発展させれば、例えば肌に貼り付けるだけで体温から発電して数時間おきに健康診断を実施してくれる医療用センサー機器の実現や、壁に取り付けるだけで太陽光や風力から自己発電して自律的に周囲の状況を監視するセンサー機器の実現を可能にする。社会に溶け込み人に寄り添うコンピュータの実現に向けた第一歩となる成果である。

(英文): The project developed a basic mechanism of self-powered computer systems where the computer works stably with a small amount of natural energy harvested from the environment. The prototype systems developed in this project demonstrated the stable operation of the self-powered computers using reasonably small energy harvesting devices such as photovoltaic cells and vibration-based energy generation devices. By extending the research results, we will be able to address the global energy crisis and related environmental issues which are the common issues for humanity, which results in a promotion of industrial green innovation and strengthening the international competitiveness.

1. 執行金額 144,175,801 円  
 (うち、直接経費 110,875,801 円、 間接経費 33,300,000 円)

2. 研究実施期間 平成23年2月10日～平成26年3月31日

3. 研究目的

ビッグデータを活用して社会的諸問題を解決する技術の研究が高い注目を集めている。ビッグデータを構築するためには、物と物がインターネットを通して自律的に通信し(IoT: Internet of Things)、世界中のありとあらゆる場所から常時情報を収集する仕組みが重要となる。例えば、小型の人工衛星や監視カメラおよび無人探査ロボットなどの機器が極めて重要である。また、ビッグデータをいつでもどこでも利用するためには、光ファイバによる基幹ネットワークと端末機器を繋ぐラストワンマイルの無線ネットワーク機器が重要である。

本研究は、上述したような Internet of things (IoT)の構成要素となる情報通信機器のエネルギー源を、太陽光発電などによる自然エネルギーで置き換える仕組みを構築しその実現可能性を証明する。IoT を構成する機器は典型的には数Wから数十Wの電力を消費する。一方、5センチ角程度の一般的な太陽電池は晴天時の屋外でも数百mWの電力しか発電できない。それ以外の振動発電や熱電素子などのデバイスの発電量は極めて小さい。ワイアレスセンサネットワークの研究分野では、自然エネルギーで小規模コンピュータを動作させる技術が開発されているが、それらのコンピュータは非常に要求性能の低いアプリケーションを対象としており、IoT が対象とする規模のアプリケーションには処理能力が不足する。本研究では、どこにでも容易に設置可能な小型で不安定な環境発電デバイスのみで情報通信機器を安定利用する仕組みを構築し、その実現可能性を証明する。具体的には、次の4つのテーマに取り組む。

(1) テーマ1: スケーラブルプロセッサシステム

数百 $\mu$ Wから数百mWまでの3桁の電カスケラビリティを持つスケラブルプロセッサシステムを構築する。この技術により、出力電力が不安定な環境発電デバイスによる電力でも必要最小限の処理を継続的に遂行することを可能にする。

(2) テーマ2: 電力効率を向上させる技術

低電圧動作時の高電力効率と高信頼性を両立させるプロセッサシステムをOS制御、最適化コンパイラ、マルチコアプロセッサ技術、および回路技術の連携によって構築する。しきい値電圧付近の電源電圧(Near-Threshold 電圧)での安定動作を目標とする。

(3) テーマ3: 環境発電ベースシステムの消費電力と性能のモデル

アプリケーションプログラムのサービス品質(QoS)と消費電力を見積もる技術を開発する。また、太陽電池などの発電素子の生成電力とバッテリーやキャパシタの充放電時の電力損失をアプリケーションプログラムの動作に合わせて見積もるモデルを構築する。

(4) テーマ4: OS 制御による電力管理技術

上記(3)のモデルに基づいて、エネルギー制限下で QoS を最大化する技術を開発する。太陽電池の最大電力点(MPP)、バッテリーの充放電時の電力損失、DC-DC コンバータの電力損失、アプリケーションプログラムの消費電力を総合的に考慮し、アプリケーションプログラムの実行スケジュールやスケーラブルプロセッサの構成(動作電圧や周波数、キャッシュ容量など)およびキャパシタやバッテリーへの充放電量を最適に管理する技術を開発する。

#### 4. 研究計画・方法

下表のメンバーを4つのテーマに割り当てて研究を進める。ポスドク研究員 2 名を雇用し、大学院生および学部 4 年生と共に研究を実施した。

役割	氏名	具体的役割
研究代表者	石原 亨 [テーマ1~4]	環境発電ベースシステムの全体アーキテクチャの構築とチップ試作や評価環境の構築及び研究統括
研究協力者	[テーマ1] ポスドク研究員1	<ul style="list-style-type: none"> <li>マルチコアプロセッサをベースとしたスケーラブルプロセッサアーキテクチャの開発</li> <li>試作チップの設計補助および実験補助、資料整理</li> </ul>
研究協力者	[テーマ2] ポスドク研究員1 + 大学院生	<ul style="list-style-type: none"> <li>メモリサブシステムの電力効率向上技術の構築</li> <li>コンパイラによりスケーラブルプロセッサの電力効率(電力あたりの性能)を向上させる技術を構築</li> </ul>
研究協力者	[テーマ3] ポスドク研究員2 + 大学院生	<ul style="list-style-type: none"> <li>発電素子や蓄電素子のエネルギー特性モデルを構築</li> <li>スケーラブルプロセッサ上で動作するアプリケーションの消費エネルギーと QoS を事前に見積もる技術を開発</li> </ul>
研究協力者	[テーマ4] ポスドク研究員2	<ul style="list-style-type: none"> <li>OS により発電素子、蓄電素子、プロセッサ、およびアプリケーションプログラムのスケジュール管理技術を構築</li> <li>評価環境の構築補助および実験補助、資料整理</li> </ul>

本研究は、下記のとおり平成22年度から平成25年度の4ヵ年計画で実施した。

	H22 年度	H23 年度	H24 年度	H25 年度
[テーマ1] スケーラブル CPU	要素技術の考案	要素技術の設計	要素技術の試作・評価	各種要素技術を搭載したシングルコアとマルチコアプロセッサチップの試作と評価
[テーマ2] 電力効率向上技術	要素技術の考案	要素技術の設計	要素技術の試作・評価	
[テーマ3、4] 見積もりモデル 電力管理技術	最新の発電装置、蓄電デバイスの調査	発電装置、蓄電装置、プロセッサのモデル作成	OS制御技術の設計と全体評価環境の構築	プロセッサ、環境発電ボード、電力管理OSを含むシステム全体の評価と研究のまとめ

5. 研究成果・波及効果

【研究成果】 4つのテーマ(1)～(4)に分けて以下に研究成果を報告する。

- (1) LSIチップ試作サービスを利用しスケラブルプロセッサを試作しその有効性を実証した。スケラブルプロセッサを一組だけ搭載したもの(シングルコア)と4組搭載したもの(マルチコア)を試作した。試作したチップは動作電圧とメモリサイズをソフトウェア制御により瞬時に(約1 $\mu$ 秒で)切り替える機能を持つ。4組のスケラブルプロセッサを搭載したチップは、最大約160mWの消費電力で800MIPSの性能から300 $\mu$ Wの消費電力で約5MIPSの性能までの広いダイナミックレンジで動作することを確認した。この機能により、室内光を用いた太陽電池の発電電力(約10mW)あるいは振動発電デバイスの発電電力(1Hz程度の振動で約10mW)でも安定してチップが動作することを確認した。2013年3月に開催された国際会議と2014年3月に開催された国際会議と国内会議にて、上記試作チップと環境発電ボードを用いた実証デモンストレーションを行なった。当初計画した目標を達成した。
- (2) レジスタ回路とクロック分配回路の低消費電力化技術を開発し、商用の65nmプロセス技術を用いたシミュレーションによりその有効性を明らかにした。成果は国際会議で発表した。また、キャッシュメモリの動的可変連想度技術およびスクラッチパッドメモリへの動的データ配置技術を開発し、試作チップを用いてその有効性を確認した。研究の成果は国際会議と論文誌で発表した。動的データをスクラッチパッドメモリに配置するアイデアを提案した論文(2011年12月掲載)が、**2012年度電子情報通信学会論文賞**を受賞した。ループキャッシュと呼ばれる特殊なキャッシュメモリを利用して消費電力を削減する技術を開発し2012年4月と10月に開催された国際会議と論文誌(ACM Trans on Embedded Computing Systems)で発表した。プロセッサをしきい値電圧付近の低電圧で動作させるための基本セルのゲートサイズ最適化手法を開発し、回路の性能を維持したまま消費電力を25%削減することに成功した。成果は国内のシンポジウムと国際会議で発表した。2012年8月に発表した基本セル最適化手法に関する論文は、**情報処理学会システムLSI設計技術研究会の優秀論文賞**、および、**情報処理学会CS領域奨励賞**を受賞した。さらに、トランジスタのボディバイアスを制御することによりプロセスばらつきや経年劣化の影響を軽減し、トランジスタの性能を改善するかまたはリーク電流を削減することに成功した。成果は国内シンポジウムと国際会議で発表した。国内シンポジウムで発表した論文は**情報処理学会システムLSI設計技術研究会の優秀論文賞**を受賞した。
- (3) 小容量の太陽電池とキャパシタを複数用意し、その直並列構成を最適化することにより蓄電効率および電力伝送効率を大幅に向上させる技術を開発した。当初の課題であったA-DコンバータやDC-DCコンバータの消費電力の問題を解消する環境発電システムボードを試作し、その有効性を確認した。これにより、振動発電装置が作り出す電力(およそ1Hzの振動で10mW～20mW)でもプロセッサを安定して動作させられることを確認した。研究成果は論文誌と国内の研究会で発表した。また、2014年3月に開催された国際会議では、振動で発電する懐

中電灯を作り変えた振動発電装置を用いて、試作したプロセッサチップが正常動作するデモンストレーションを行った。発電と蓄電およびエネルギーの伝送効率を高めることにより不安定な自然エネルギーでプロセッサが安定して動作することを実証した。2013年5月に国内シンポジウムにおいてチュートリアル講演を行い、本研究成果の一部を紹介した。

- (4) プロセッサやカメラおよびモデムなどの機器が消費する電力を考慮して、電力管理プログラムが太陽電池とキャパシタの直並列接続を適切に変更するアルゴリズムを開発した。シミュレーションにより、本アルゴリズムが電力の蓄電と伝送に伴う電力損失を大幅に(最大70%)低減できることを明らかにした。上記技術を論文にまとめ、2012年10月に開催された国際会議にて発表を行なった。また、プロセッサの動作モードと環境発電システムの構成をシステム動作時に最適化するためのAPI(Application Programming Interface)を開発し、既存のリアルタイムOS(ToppersOS)に組み込んだ。上記APIを利用する電力制御プログラムを開発し、試作したプロセッサチップ上で正常動作することを確認した。また、上記電力制御プログラムが既存の電力制御技術と比べて、試作したプロセッサチップの消費電力をおよそ30%削減できることを実チップの電力測定により確認した。本研究成果は、国内の研究会と国際会議の展示デモンストレーションで発表した。研究開始時に計画した目標をすべて達成した。

#### 【波及効果】

コンピュータが自然環境から取り入れた微小な自然エネルギーだけで安定動作する仕組みを考案し、プロセッサシステムと環境発電システムのプロトタイプ試作により自然エネルギーで安定して動作するコンピュータシステムの実現可能性を実証した。この成果をさらに発展させれば、例えば災害予知システムや事故・盗難防止システムをあらゆる場所に比較的低コストで設置可能となる。このようなシステムは、先進国だけでなく発展途上国における農場監視や水産物管理などへの導入ニーズが強く、新興国ビジネスへのインパクトも絶大である。あるいは、肌に貼り付けるだけで体温から発電して数時間おきに健康診断を実施してくれる医療用センサー機器の実現も可能となる。社会に溶け込み人に寄り添うコンピュータの実現に向けた第一歩となる成果である。

本研究課題では、数十～数百 mW 規模の組込みコンピュータシステムを対象としたが、1)高性能・低電力スケラブルプロセッサシステム、2)高効率環境発電技術、および3)OS制御に基づくこれらの統合的電力スケジューリング技術、はいずれもデータセンタや大型計算機サーバのエネルギー効率向上にも貢献する技術である。また同様に、家庭や建物あるいは街全体の低炭素化を実現する技術へ展開可能である。

本研究課題において開発した技術は、将来的には主に次の2つの意義と波及効果がある。

- ◆ 発電所からの安定した電力網を整備しにくいあらゆる場所や地域の情報化促進、および、
- ◆ 小型の組込みシステムだけでなく大型計算機サーバを含む情報社会全体の低炭素化、である。

今後、新興国を含む世界のすべての地域において、持続可能で安全・安心な社会情報基盤を構築するうえで必須の技術である。

6. 研究発表等

<p>雑誌論文 計 19 件</p>	<p>(掲載済みー査読有り) 計 13 件</p> <p>[1] 丸山修孝、石原亨、安浦寛人、“RTOS のハードウェア化によるソフトウェアベース TCP/IP 処理の高速化と低消費電力化”、電子情報通信学会論文誌、vol.J94-A、no.9、pp.692-701、2011 年 9 月.</p> <p>[2] L. Gauthier, T. Ishihara, “Implementation of Stack Data Placement and Run Time Management Using a Scratch-Pad Memory for Energy Consumption Reduction of Embedded Applications,” IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, vol.94-A, no.12, pp.2597-2608, 2011 年 12 月.</p> <p>[3] L. Gauthier, T. Ishihara, “Processor Energy Characterization for Compiler Assisted Software Energy Reduction,” Journal of Electrical and Computer Engineering, Volume 2012, doi:10.1155/2012/786943, 2012 年 2 月.</p> <p>[4] Masahiro Kondo, Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera “A Standard Cell Optimization Method for Near-Threshold Voltage Operations,” Proceedings of the International Workshop on Power and Timing Modeling, Optimization and Simulation 2012, Lecture Notes in Computer Science, Springer, ISSN 0302-9743, pp. 32-41, 2012 年 9 月.</p> <p>[5] Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera “A Flexible Structure of Standard Cell and Its Optimization Method for Near-Threshold Voltage Operation,” Proceedings of IEEE International Conference on Computer Design, ISSN 1063-6404, pp. 235-240, 2012 年 10 月.</p> <p>[6] Kyungsoo Lee, Tohru Ishihara, “I/O Aware Task Scheduling for Energy Harvesting Embedded Systems with PV and Capacitor Arrays,” Proceedings of IEEE Symposium on Embedded Systems for Real-Time Multimedia, ISBN 978-1-4673-4968-0, pp. 48-55, 2012 年 10 月.</p> <p>[7] Ji Gu, Tohru Ishihara, Kyungsoo Lee, “Loop Instruction Caching for Energy-Efficient Embedded Multitasking Processors,” Proceedings of IEEE Symposium on Embedded Systems for Real-Time Multimedia, ISBN 978-1-4673-4968-0, pp. 97-106, 2012 年 10 月.</p> <p>[8] Islam A.K.M Mahfuzul, Norihiro Kamae, Tohru Ishihara, and Hidetoshi Onodera, “A Built-in Self-adjustment Scheme with Adaptive Body Bias using P/N-sensitive Digital Monitor Circuits,” Proceedings of IEEE Asian Solid-State Circuits Conference, ISBN 978-1-4673-2468-8, pp. 101-104, 2012 年 11 月.</p> <p>[9] Shinichi Nishizawa, Tohru Ishihara, Hidetoshi Onodera, “Analysis and Comparison of XOR Cell Structures for Low Voltage Circuit Design,” Proceedings of International Symposium on Quality Electronic Design, ISSN 1948-3295, pp. 719-725, 2013 年 3 月.</p> <p>[10] Ji Gu, Hui Guo, Tohru Ishihara “DLIC: Decoded Loop Instructions Caching for Energy-Aware Embedded Processors,” ACM Transactions on Embedded Computing Systems (TECS), vol 13, no 1, pp. 6, 2013 年 8 月.</p> <p>[11] A.K.M. Mahfuzul Islam, Tohru Ishihara, and Hidetoshi Onodera, “Reconfigurable Delay Cell for Area-efficient Implementation of On-chip MOSFET Monitor Schemes,” Proceedings of IEEE Asian Solid-State Circuits Conference, ISBN 978-1-4799-0278-1, pp. 125 - 128, 2013 年 11 月.</p> <p>[12] Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera “Standard Cell Structure with Flexible P/N Well Boundaries for Near-Threshold Voltage Operation,” IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, vol E96-A, no 12, pp. 2499-2504, 2013 年 12 月.</p> <p>[13] Kyungsoo Lee, Tohru Ishihara, “DC-DC Converter-Aware Task Scheduling and Dynamic Reconfiguration for Energy Harvesting Embedded Systems,” IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, vol E96-A, no 12, pp. 2660-2667, 2013 年 12 月.</p> <p>(掲載済みー査読無し) 計 6 件</p> <p>[14] Islam A. K. M Mahfuzul、釜江典裕、石原亨、小野寺秀俊、“完全デジタル型 P/N ばらつき</p>
------------------------	--



	<p>自律補償回路,” DA シンポジウム 2012 論文集, ISSN 1344-0640, pp.43-48, 2012 年 8 月.</p> <p>[15] 近藤正大、石原亨、小野寺秀俊、“低電圧動作に適したセルライブラリのゲート幅決定法とその評価,” DA シンポジウム 2012 論文集, ISSN 1344-0640, pp.169-174, 2012 年 8 月.</p> <p>[16] 西澤真一、近藤正大、石原亨、小野寺秀俊、“低電圧動作に向けた PN 比可変スタンダードセルライブラリの構成法とその評価,” DA シンポジウム 2012 論文集, ISSN 1344-0640, pp.175-180, 2012 年 8 月.</p> <p>[17] 西澤真一、石原亨、小野寺秀俊、“低電圧動作に向けた XOR 論理ゲートの構成法の検討,” DA シンポジウム 2013 論文集, ISSN 1344-0640, pp.9-14, 2013 年 8 月.</p> <p>[18] 近藤正大、石原亨、小野寺秀俊、“ニアスレシヨルド電圧動作に適したスタンダードセルの駆動力集合の決定法,” DA シンポジウム 2013 論文集, ISSN 1344-0640, pp.21-26, 2013 年 8 月.</p> <p>[19] 修齊、石原亨、小野寺秀俊、“電源電圧・閾値電圧・パイプライン段数の同時スケーリングによるプロセッサのエネルギー高効率化設計手法,” DA シンポジウム 2013 論文集, ISSN 1344-0640, pp.145-150, 2013 年 8 月.</p> <p>(未掲載) 計 0 件</p>
<p>会議発表 計 17 件</p>	<p>専門家向け 計 16 件</p> <p>[1] T. Ishihara, “Energy Characterization of Embedded Processors for Software Energy Optimization,” International Forum on Embedded MPSoC and Multicore, フランス ボーヌ, 2011 年 7 月 4 日～8 日</p> <p>[2] T. Okuhira, T. Ishihara, “Unified Gated Flip-Flops for Reducing the Clocking Power in Register Circuits,” International Workshop on Power and Timing Modeling Optimization and Simulation, pp.237-246, スペイン マドリード, 2011 年 9 月 26 日～28 日.</p> <p>[3] 高田純司、石原亨、井上弘士、“キャッシュウェイ割り当てとコード配置の同時最適化によるメモリアクセスエネルギーの削減,” 電子情報通信学会技術研究報告、信号処理 111(257)、pp.89-94、仙台市、2011 年 10 月 24 日～25 日.</p> <p>[4] Ji Gu, Tohru Ishihara, “A Case Study of Energy-efficient Loop Instruction Cache Design for Embedded Multitasking Systems,” International Conference on Smart Grids and Green IT Systems, Porto, Portugal, 2012 年 4 月 19 日～20 日</p> <p>[5] Kyungsoo Lee, Tohru Ishihara, “A Dynamic Reconfiguration Technique for PV and Capacitor Arrays to Improve the Efficiency in Energy Harvesting Embedded Systems,” International Conference on Smart Grids and Green IT Systems, Porto, Portugal, 2012 年 4 月 19 日～20 日.</p> <p>[6] Tohru Ishihara, Ji Gu “Loop Instruction Caching for Energy-Efficient Embedded Multitasking Systems”, International Forum on Embedded MPSoC and Multicore, Montebello, Canada, 2012 年 7 月 9 日～13 日 (依頼講演).</p> <p>[7] Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera “An Impact of Within-Die Variation on Supply Voltage Dependence of Path Delay”, ACM International Workshop on Timing Issues, Stateline, Nevada, USA, 2013 年 3 月 27 日～29 日.</p> <p>[8] Tohru Ishihara, “Energy Characterization of Embedded Processors for Software Energy Reduction”, Workshop on Energy Aware Computing (EACO) Toward Global Engagement, Bristol UK, 2013 年 3 月 26 日～27 日 (依頼講演).</p> <p>[9] 石原 亨, “コンピュータシステムのためのエネルギーハーベスティング技術,” 情報処理学会先進的計算基盤システムシンポジウム(SACSIS 2013), Porto, Portugal, 2013 年 5 月 19 日～20 日 (依頼講演).</p> <p>[10] Tohru Ishihara, “Power Management Techniques for Energy Harvesting Embedded Systems,” International Forum on Embedded MPSoC and Multicore, 滋賀県大津市, 2013 年 7 月 5 日～19 日 (依頼講演).</p> <p>[11] Tohru Ishihara, “Dynamic Power Management for Harvested Energy-based Embedded Systems,” SNU-ESRC and Samsung-SATTI Joint Workshop, Seoul, South Korea,</p>

	<p>2013年9月10日～11日（依頼講演）。</p> <p>[12] A.K.M. Mahfuzul Islam, Norihiro Kamae, Tohru Ishihara, and Hidetoshi Onodera, “Energy-efficient Dynamic Voltage and Frequency Scaling by P/N-performance Self-adjustment using Adaptive Body Bias,” Workshop on Synthesis And System Integration of Mixed Information technologies, 北海道札幌市, 2013年10月21日～22日。</p> <p>[13] Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera “Variation Tolerant Design of D-Flip-Flops for Low Voltage Circuit Operation”, ACM International Workshop on Timing Issues in the Specification and Synthesis of Digital Systems (TAU), Santa Cruz, USA, 2014年3月6日～7日</p> <p>[14] 高瀬 英希, 李 景洙, 石原 亨, “排他動作する非均質マルチコアプロセッサとそのリアルタイム OS の実装,” 情報処理学会 システム LSI 設計技術研究会, 沖縄県石垣島, 2014年3月15日～16日。</p> <p>[15] Kungsoo Lee, Tohru Ishihara, “Evaluation of Charge Scheduling on a Multi-Banked Supercapacitor Architecture for Energy Harvesting Embedded Systems,” 情報処理学会 システム LSI 設計技術研究会, 沖縄県石垣島, 2014年3月15日～16日。</p> <p>[16] 竹下俊宏, 西澤真一, Islam A.K.M. Mahfuzul, 石原 亨, 小野寺秀俊, “動作状況に応じた電源電圧と基板バイアスの同時調節による LSI のエネルギー効率最大化,” 電子情報通信学会 2014年総合大会, 新潟県新潟市, 2014年3月18日～20日。</p> <p>一般向け 計1件</p> <p>[17] 石原 亨, “環境エネルギーを使用する情報通信機器の組み込みプロセッサアーキテクチャと OS 制御による最適エネルギー管理技術の開発,” 九州大学 最先端・次世代研究開発支援プログラム研究発表会、福岡市、2012年2月28日。</p>
<p>図書 計1件</p>	<p>宇佐美公良、池田誠、小林和淑（監訳）、石原亨ほか（訳）、「ウェスト&amp;ハリス CMOS VLSI回路設計 基礎編、（第5章 消費電力（pp.245-291）の和訳を担当）」丸善出版、ISBN978-4-621-08721-3、2014年1月31日発行。</p>
<p>産業財産権 出願・取得 状況  計0件</p>	<p>（取得済み）計0件  （出願中）計0件</p>
<p>Webページ （URL）</p>	<p>Embedded Green System Project <a href="http://saba.kuee.kyoto-u.ac.jp/egs/">http://saba.kuee.kyoto-u.ac.jp/egs/</a></p>
<p>国民との科学・技術対話の実施状況</p>	<p>[1] 2012年2月28日にアクロス福岡（福岡市）にて開催された九州大学主催の最先端・次世代研究開発支援プログラム研究発表会において一般向けに研究活動紹介を行なった。参加者約90名（うち一般者約25名）。</p> <p>[2] 2012年9月2日に開催された京都大学アカデミックデイにて、一般市民向けに“組み込みグリーンシステムプロジェクト”および“自然エネルギーで動作するコンピュータ”に関する研究活動紹介を行なった。参加者約150名（うち一般者は約100名）</p> <p>[3] 2013年12月21日に京都大学吉田キャンパスにて開催された京都大学アカデミックデイにおいて、一般市民向けに“組み込みグリーンシステムプロジェクト”および“自然エネルギーで動くコンピュータ”に関する研究活動紹介を行なった。参加者のべ 529名（うち一般者は約300名）</p>
<p>新聞・一般雑誌等掲載 計0件</p>	

その他	
-----	--

7. その他特記事項

- [1] 2011年11月26日～27日に中国海南島で開催された科学技術振興機構(JST)と中国科学技術協会主催の「新しい環境エネルギー社会システム」に関する研究交流会において、“Asia-Oriented Green IT”というタイトルで講演し、中国と日本におけるグリーンITの今後の展開に関して議論を行なった。
- [2] 2012年6月15日に韓国ソウル大学にて組込みグリーンコンピュータシステムに関するワークショップを開催し、ソウル大学のNaehyuck Chang教授とその研究室のメンバーを交え、コンピュータの省エネルギー技術に関する研究発表および技術討論を行なった。
- [3] 2013年3月11日-12日に韓国ソウル大学にて低消費電力集積回路に関するワークショップを開催し、ソウル大学のKiyoung Choi教授、Naehyuck Chang教授および彼らの研究室のメンバーを交え、集積回路の低消費電力化技術に関する研究発表および技術討論を行なった。
- [4] 2013年3月18日～21日にフランスのグルノーブルにて開催された国際会議においてポスター発表を行い、本プロジェクトの研究活動紹介を行なった。
- [5] 2013年6月2日～6日に米国のオースチンにて開催された国際会議 (Design Automation Conference)においてポスター発表を行い、本プロジェクトの研究活動紹介を行なった。
- [6] 2014年3月25日～27日にドイツのドレスデンにて開催された国際会議 (Design Automation and Test in Europe)においてポスター発表を行い、本プロジェクトの研究活動紹介を行なった。
- [7] 2013年9月9日に韓国ソウルにて開催された京都大学大学院情報学研究科主催のアジア情報学セミナーにおいて、「Challenges for Harvested Energy-based Computing」のタイトルで本プロジェクトの研究活動紹介を行った。