

先端研究助成基金助成金(最先端・次世代研究開発支援プログラム) 実施状況報告書(平成23年度)

本様式の内容は一般に公表されます

研究課題名	環境エネルギーを使用する情報通信機器の組み込みプロセッサアーキテクチャとOS 制御による最適エネルギー管理技術の開発
研究機関・ 部局・職名	京都大学・大学院情報学研究科・准教授
氏名	石原 亨

1. 当該年度の研究目的

次に挙げる4項目を当該年度の研究目的として研究を行なった。

1. 消費電力と動作性能をきめ細かく瞬時に変更可能なスケーラブルプロセッサを設計し、シミュレーションによりその実現可能性を明らかにする。
2. プロセッサの電力の大部分を占めるレジスタ回路とクロック分配回路の電力を削減する技術を開発し、シミュレーションによりその実現性と有効性を明らかにする。
3. 太陽電池、蓄電池、大容量キャパシタおよび電圧変換回路の電力損失モデルを開発する。
4. プロセッサ上で動作するオペレーティングシステム(OS)の制御に基づくエネルギー管理アルゴリズムの設計を行う。エネルギー管理に必要な情報とその収集方法を明確にする。

2. 研究の実施状況

上記の研究目的に対応させて以下に研究の実施状況をまとめる。

1. 東京大学VDECのチップ試作サービスを利用しスケーラブルプロセッサを試作した。試作したチップは動作電圧とメモリサイズをソフトウェア制御により瞬時に切り替える機能を持つ。評価ボードを使って試作チップを検証し、設計した機能が正常に動作することを確認した。適切なソフトウェア制御を行えば太陽電池や振動発電素子のような不安定かつ微少な電力源でも安定した動作が期待できる。ただし、性能に関しては当初設定した目標を達成できなかったため次年度に改良を行う予定である。
2. プロセッサには必須のレジスタ回路とクロック分配回路の電力を削減する技術を開発しシミュレーションによりその実現可能性と有効性を明らかにした。成果は平成23年9月に開催された国際会議で発表した。この技術は次年度に上記スケーラブルプロセッサに適用しチップ試作を通じてその有効性を実証する予定である。
3. 実製品のデータシートおよび関連文献を基に、太陽電池、蓄電池、大容量キャパシタおよび電圧変換回路の電力損失モデルを開発した。自然から取り入れたエネルギーを電子機器で安定的に使用するためには電圧変換回路が必須となるが、多くの情報通信機器ではこの電圧変換回路で全消費電力の10%~60%の電力を消費する。本年度は上記電力モデルに基づいて電圧変換回路の入出力電圧を適切に制御することにより電圧変換過程で消費されるエネルギーを1/3に低減する技術を開発した。
4. OS制御により、太陽電池と大容量キャパシタの直並列接続を適切に変更する技術を開発した。シミュレーションにより、本制御技術が上記の電圧変換回路の電力損失を大幅に低減できることを明らかにした。上記3.の成果と合わせて技術論文にまとめ、平成24年4月に開催される国際会議への論文投稿(査読あり)を行った結果、論文発表が認められた。

様式19 別紙1

3. 研究発表等

<p>雑誌論文 計 3 件</p>	<p>(掲載済み一査読有り) 計 3 件 [1] 丸山修孝、石原亨、安浦寛人、“RTOS のハードウェア化によるソフトウェアベース TCP/IP 処理の高速化と低消費電力化”、電子情報通信学会論文誌、vol.J94-A、no.9、pp.692-701、2011 年 9 月。 [2] L. Gauthier, T. Ishihara, “Implementation of Stack Data Placement and Run Time Management Using a Scratch-Pad Memory for Energy Consumption Reduction of Embedded Applications,” IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, vol.94-A, no.12, pp.2597-2608, 2011 年 12 月。 [3] L. Gauthier, T. Ishihara, “Processor Energy Characterization for Compiler Assisted Software Energy Reduction,” Journal of Electrical and Computer Engineering, Volume 2012, doi:10.1155/2012/786943, 2012 年 2 月。 (掲載済み一査読無し) 計 0 件 (未掲載) 計 0 件</p>
<p>会議発表 計 4 件</p>	<p>専門家向け 計 3 件 [1] T. Ishihara, “Energy Characterization of Embedded Processors for Software Energy Optimization,” International Forum on Embedded MPSoC and Multicore, フランス ポーヌ, 2011 年 7 月 4 日～8 日 [2] T. Okuhira, T. Ishihara, “Unified Gated Flip-Flops for Reducing the Clocking Power in Register Circuits,” International Workshop on Power and Timing Modeling Optimization and Simulation, pp.237-246, スペイン マドリード, 2011 年 9 月 26 日～28 日。 [3] 高田純司、石原亨、井上弘士、“キャッシュウェイ割り当てとコード配置の同時最適化によるメモリアクセスエネルギーの削減、” 電子情報通信学会技術研究報告、信号処理 111(257)、pp.89-94、仙台市、2011 年 10 月 24 日～25 日。 一般向け 計 1 件 [4] 石原亨、“環境エネルギーを使用する情報通信機器の組み込みプロセッサアーキテクチャと OS 制御による最適エネルギー管理技術の開発、” 九州大学 最先端・次世代研究開発支援プログラム研究発表会、福岡市、2012 年 2 月 28 日、.</p>
<p>図書 計 0 件</p>	
<p>産業財産権 出願・取得状況 計 0 件</p>	<p>(取得済み) 計 0 件 (出願中) 計 0 件</p>
<p>Webページ (URL)</p>	
<p>国民との科学・技術対話の実施状況</p>	<p>2012 年 2 月 28 日にアクロス福岡(福岡市)にて開催された九州大学主催の最先端・次世代研究開発支援プログラム研究発表会において一般向けに研究活動紹介を行なった。参加者約90名(うち一般者約25名)。</p>
<p>新聞・一般雑誌等掲載 計 0 件</p>	
<p>その他</p>	<p>2011 年 11 月 26 日～27 日に中国海南島で開催された科学技術振興機構(JST)と中国科学技術協会主催の「新しい環境エネルギー社会システム」に関する研究交流会において、“Asia-Oriented Green IT”というタイトルで講演し、中国と日本におけるグリーン IT の今後の展開に関して議論を行なった。</p>

4. その他特記事項

実施状況報告書(平成23年度) 助成金の執行状況

本様式の内容は一般に公表されず

1. 助成金の受領状況(累計)

(単位:円)

	①交付決定額	②既受領額 (前年度迄の 累計)	③当該年度受 領額	④(=①-②- ③)未受領額	既返還額(前 年度迄の累 計)
直接経費	111,000,000	30,663,000	0	80,337,000	0
間接経費	33,300,000	9,198,900	0	24,101,100	0
合計	144,300,000	39,861,900	0	104,438,100	0

2. 当該年度の収支状況

(単位:円)

	①前年度未執 行額	②当該年度受 領額	③当該年度受 取利息等額 (未収利息を除 く)	④(=①+②+ ③)当該年度 合計収入	⑤当該年度執 行額	⑥(=④-⑤) 当該年度未執 行額	当該年度返還 額
直接経費	30,038,000	0	0	30,038,000	26,849,405	3,188,595	0
間接経費	9,011,400	0	0	9,011,400	9,011,400	0	0
合計	39,049,400	0	0	39,049,400	35,860,805	3,188,595	0

3. 当該年度の執行額内訳

(単位:円)

	金額	備考
物品費	8,075,133	計算機サーバ、評価ボード外注費、論文掲載費等
旅費	3,080,887	研究成果発表および研究協力者との打合せ等
謝金・人件費等	9,304,500	博士研究員2名および教務補佐員1名の人件費
その他	6,388,885	試作チップ費、ソフトウェアライセンス等
直接経費計	26,849,405	
間接経費計	9,011,400	
合計	35,860,805	

4. 当該年度の主な購入物品(1品又は1組若しくは1式の価格が50万円以上のもの)

物品名	仕様・型・性能 等	数量	単価 (単位:円)	金額 (単位:円)	納入 年月日	設置研究機関 名
MePコアライセン スー式 使用料	MIPS仕様RISC CPU設計データ	1	525,000	525,000	2011/7/28	京都大学
ファイルサーバラッ クタイプ一式	Opteron 48コア搭 載・420GFLOPS	1	3,570,000	3,570,000	2011/9/9	京都大学
エナジーハーベス ティング研究用	各種環境発電装 置と大容量電池	1	1,566,075	1,566,075	2012/3/15	京都大学
DUTボード回路設 計	QFP160対応・ 50MHz動作対応	1	829,500	829,500	2012/3/19	京都大学
eShuttle 65nm CMOSチップ試作	65nm technology 2.1mm角	2	2,743,690	5,487,380	2012/3/21	京都大学