

パルスを情報伝達担体とする超低電力100GHz級超伝導量子デジタルシステムの探求

Research on ultra-low power sub-terahertz superconducting quantum digital systems based on pulse-driven circuits

課題番号：18H05211

藤巻 朗 (FUJIMAKI, AKIRA)

名古屋大学・大学院工学研究科・教授



研究の概要（4行以内）

増え続ける情報量に応える将来の計算機は、高速性ととも高いエネルギー効率求められる。その向上の阻害要因となっていた論理演算や信号伝送から充放電を排除するため、パルスで駆動する超伝導集積回路を構築する。磁性ジョセフソン接合を導入し、状態の書換えエネルギーを低減化、高速メモリを具現化するとともに、量子極限での古典計算の振舞いを明らかにする。

研究分野：電子デバイス

キーワード：単一磁束量子、半磁束量子、磁性ジョセフソン接合

1. 研究開始当初の背景

将来の計算機システムは、増え続ける情報量だけではなく、多様化する処理要求にも応えられなければならない。これには、一段と高速・高エネルギー効率のデジタル回路とともにそれに見合った高速の大容量メモリが必要となる。さらに、量子計算機と現在の古典計算機の融合も求められる。

計算機を支える集積回路は、将来に向け、さらなる高速性や高効率性が求められる。その性能の向上に向け、長い配線が大きな容量負荷/誘導負荷となることが阻害要因である。とりわけ、マトリクスメモリにおいては、ビット線とワード線の交点の記憶セルに対し書込みや読出しを行うことから、長い配線が不可避であり、マイクロプロセッサの高速性との間には大きな格差が発生している。

この打開には、配線を容量負荷/誘導負荷としない工夫が必要である。超伝導単一磁束量子（SFQ）回路は、ジョセフソン接合の高速性ととも、信号は電磁パルスとして配線を伝播することから、高速低消費電力の論理回路が構築できる。この特徴から、次世代の集積回路として期待され、米中で計算機を目指した国家プロジェクトが遂行されている。

2. 研究の目的

超伝導回路においても、実用化の最大の障害はマトリクスメモリである。記憶セルの内部状態の書換えをSFQ回路の信号（SFQパ

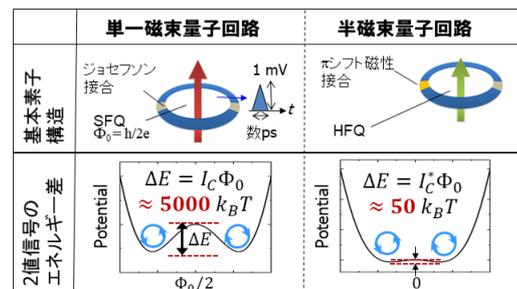


図1 SFQ回路とHFQ回路の違い

ルス)行えれば、高速化は可能となる。それには、初期状態において物理的に双安定状態であり、かつ2つの状態間のエネルギー障壁がSFQパルスのエネルギーよりも遙かの小さいことが求められる。

本研究では、初期位相が従来のジョセフソン接合（0接合）とπだけずれる磁性接合（π接合）を採用し、課題の克服を目指す。0接合とπ接合による量子干渉計（0-π SQUID）は、図1に示すように、上記の条件を満たす。この0-π SQUIDを基本素子として、より高効率の回路を実証し、高速マトリクスメモリの実現を目指す。また、マイクロプロセッサと組合せ、将来の低温計算機システムの基盤を作る。さらに、10mKでのトグルフリップフロップ（TFF）の誤り率を観測することで、不確定性関係で示される量子限界近傍での古典計算の振舞いを明らかにする。

3. 研究の方法

SFQ 回路については、信頼性の高い産業技術総合研究所 (AIST) のプロセスを用いて、ビット並列マイクロプロセッサの研究開発を進める。また、ジョセフソン接合の臨界電流密度を現在の 2.5 倍 (25 kA/cm²) に向上させ、大規模回路の 80 GHz 程度での動作を目指す。マイクロプロセッサの開発に当たっては、配線 (導波路) の細線化や自動配線技術の開発など基盤技術の高度化を図る。

0- π SQUID は図 1 のように、双安定状態間のエネルギー障壁が低い。これは、臨界電流値が見かけ上低下する形で観測される。これを利用して、SFQ 回路の接合を 0- π SQUID に置き換えることで、大幅な低消費電力化が期待できる半磁束量子 (HFQ) 回路を構築する。実験では、0- π SQUID を制御性良く作製する技術を確認し、HFQ 回路とともに、マトリクスメモリの動作実証を目指す。

4. これまでの成果

パルスを信号とする SFQ 回路、特にビット並列演算の高周波動作では、すべてのデータ線について、信号の遅延時間の厳密な制御が求められるため難易度が高い。本研究では、概略配線と詳細配線の 2 段階による受動配線手法を提案しツール化するなど、設計手法を向上し、比較的大規模なビット並列回路の高周波動作に、世界で初めて成功した。図 2 は、その代表例としての 56 GHz の乗算器の写真となる。

大規模集積化が可能な形で 0- π SQUID を形成するために、AIST の通常の超伝導集積回路上に π 接合を作製するプロセスを確立した。ここでの π 接合は、位相シフタとしての機能を果たすだけでなく、厳密なパラメータ制御が不要となる点が特徴となる。図 3 は 0- π SQUID と同じ機能を示す 0-0- π SQUID の臨界電流の磁場変調特性である。前述のように、零磁場において臨界電流が減少し、ピーク値の 1/8 になっている。SFQ 回路の 1/16 の消費電力での回路動作が期待できる。図 4 には、0-0- π SQUID をベースとしたパルス駆動型マトリクスメモリのプロトタイプ顕微鏡写真を示す。SFQ パルスによる書き込み / 読出しの実験を進めている。

図 5 は、半磁束量子単位の動作を実証した初めての例となる。 π - π - π SQUID を並列化した回路で通常の SQUID と比較した結果、変

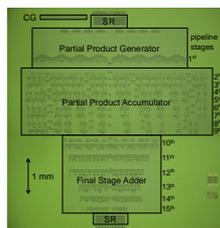


図 3 56GHz 動作に実証に成功した SFQ 乗算器

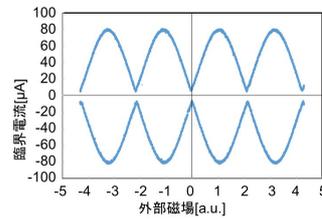


図 3 0-0- π SQUID の臨界電流の外部磁場応答

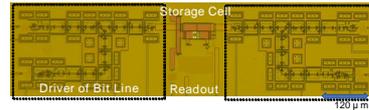


図 4 パルス駆動型メモリ

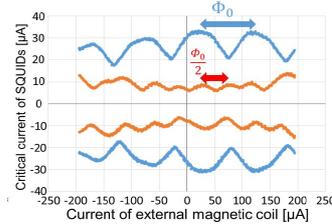


図 5 π - π - π SQUID の 2 並列化回路 (青) と通常の SQUID (橙) の臨界電流値の磁場応答特性

調周期が半分となっている。 π - π - π SQUID は、HFQ 回路として TFF として動作する。これを利用して、希釈冷凍機下での古典計算回路の動作の振舞いを観測する。

5. 今後の計画

SFQ マイクロプロセッサと高速化と HFQ 回路によるマトリクスメモリの構築を進める。最終的には、マイクロプロセッサとマトリクスメモリを三次元実装し、デジタル信号処理システムのプロトタイプ実証を行うとともに、量子計算機との組合せの効果についても検討を行う。

6. これまでの発表論文等 (受賞等も含む)

- [1] M. Inoue, K. Izaki, Y. Goto, K. Sano, T. Yamashita, M. Tanaka, A. Fujimaki, "Fundamental study on the nanocryotron properties by the numerical calculation," IEEE Trans. Appl. Supercond., vol. 29, no. 5, Art no. 1800604, 2019.
- [2] I. Nagaoka, M. Tanaka, K. Inoue, A. Fujimaki, "A 48GHz 5.6mW gate-level-pipelined multiplier using single-flux quantum logic," IEEE Int. Solid-State Circuits Conf., San Francisco, USA, 2019.
- [3] 田中雅光, 佐藤諒, 石田浩貴, 畑中湧貴, 松井裕一, 小野貴継, 井上弘士, 藤巻朗, 「超伝導単一磁束量子回路による 50 GHz ビット並列演算マイクロプロセッサに向けた要素回路設計」, 電子情報通信学会論文誌 C, vol. 101-C, no. 10, pp. 389-399, 2018.

7. ホームページ等

<http://www.super.nuee.nagoya-u.ac.jp/tokusui/>