【基盤研究（S）】

ハードウェアトロイフリーを実現する高信頼VLSI回路システム構築基盤の開拓

研究代表者	神戸大学・科学技術イノベーション研究科・教授 永田　真（ながた　まこと）　研究者番号:40274138
研究課題情報	課題番号：22H04999　研究期間：2022年度～2026年度 キーワード：半導体チップ、サプライチェーン・セキュリティ、ハードウェア・セキュリティ、暗号化・復号

なぜこの研究を行おうと思ったのか（研究の背景・目的）

●研究の全体像

情報社会を支えるエレクトロニクスにおいて、「不正な電子機能」の混入はセキュリティの大きな脅威である。なかでも、エレクトロニクスの核となる半導体集積回路（半導体ICチップ）に偽造や改竄が引き起こされれば、情報通信の機能・仕様や信頼性・安全性に影響する。不正なICチップを発見する技術、あるいは、不正なICチップの混入を未然に防ぐ技術の開発は、エレクトロニクスにおける安全・安心の確保と信頼の基点を創出するものであり、社会課題の解決に資する取組である。

本研究では、セキュリティを脅かす不正な振る舞いを引き起こすハードウェアトロイ(HT)を検知・特定して回避するHTフリーVLSIシステム構築基盤の確立と実証を目指す。ここで、VLSIは大規模なICチップの総称であり、エレクトロニクスにおけるシステムレベルの機能を担う。いわゆる「VLSI製造ファブにおけるHT混入」にとどまらず、 VLSI設計段階に潜在する様々な可能性を想定し、高信頼VLSI回路システムにおけるHTフリー性（HTが含まれないこと）を保証する数学的検証法、およびHT挿入困難性を獲得する電気的検知手法を開発する。

本研究の目的はトロイフリーを実現する高信頼VLSI回路システム構築基盤（図1）の確立であり、このために、(1)VLSIのフロントエンド設計時に挿入されたHTの形式的検知手法、(2)VLSIのバックエンド設計時に挿入されたHTの物理的検知手法、(3)VLSI製造後のシステム設計時・設計後に挿入されたHTの電磁的検出手法について探求するとともに、(4)HTフリーVLSIシステム設計・検証フレームワークに統合し、疑似HTを含むVLSI設計による実証データベースを構築・公開する計画である。

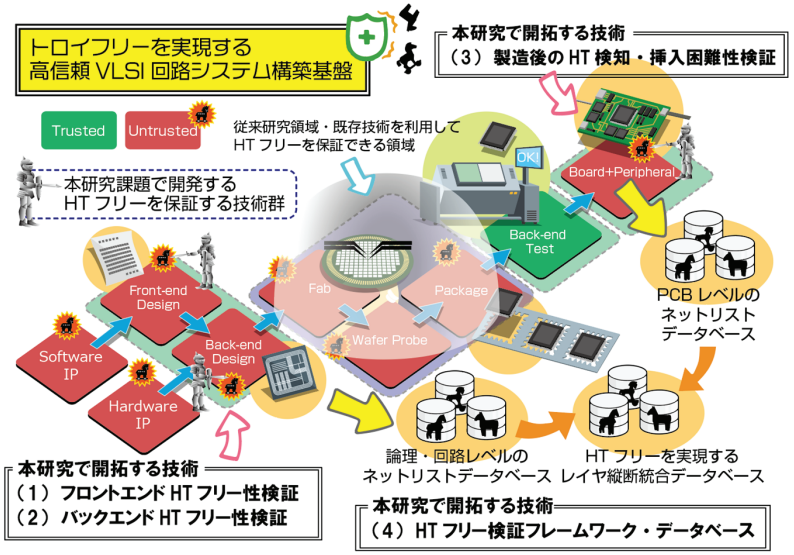

図1　HTフリーVLSIシステム構築基盤のイメージ図

●本研究の特色

これまで、ハードウェアトロイの研究は、とりわけ欧米を中心に、VLSIの製造過程で挿入されるHTを脅威とし、これを検出する手法に焦点がおかれてきた。これに対し本研究では、VLSI回路システムを構築する過程の全体を視野に置いて、トロイフリーを具現する設計法および検知法を確立し、さらに、疑似HT検証データを公開する。すなわち、VLSIのフロントエンド設計（論理的な記法による高い抽象度の設計）、VLSIのバックエンド設計（トランジスタレベルの高い詳細度かつ物理的な設計）、さらに、ICチップの製造後におけるVLSIシステム実装基板（ICチップを搭載したプリント基板）の構築、の各段階におけるHT挿入の可能性に着目し、HT検知およびHT挿入困難化を実現することに特徴がある。また、従来手法で必要とされながら実際には準備が困難だったゴールデンウェハ等の絶対基準を用いずに、HTフリー検証を実現する技術の創出に挑戦する点も特色である。

●研究チームの構成

このようにHTフリーに向けた系統的な技術開発に挑むにあたり、多階層の技術領域を垂直統合する研究の実施体制として、半導体デバイスおよび集積回路工学[1]、セキュリティおよび暗号工学[2]、電磁気学および環境電磁工学[3]の専門性を擁する研究チームを編成した。（[1]研究代表者・神戸大学、[2]研究分担者・東北大学、[3]研究分担者・奈良先端科学技術大学院大学）

この研究によって何をどこまで明らかにしようとしているのか

●研究の目標

「不正な振る舞いを引き起こすハードウェアの改ざん：ハードウェアトロイ」の学理解明とともに、先端的かつ多様なHTを検知・回避する系統的なVLSIシステムの設計手法を確立・実証する。スマート社会の恩恵を安心・安全に享受するためには、HTの脅威を排除・抑止する技術が不可欠であり、その発展に貢献する。

HTフリーVLSI設計・検証フレームワークとして研究成果を統合（図2）するとともに、関連学会や産業界を通して社会に幅広く提示する。これによる波及効果として、以下のポイントが考えられる。

1. HTによる情報化社会の重要インシデントを未然に防止する。
2. 人工知能(AI)等の知的システムのHTによる誤動作や停止・暴走を防ぐ。
3. VLSIシステムの設計・製造・応用における信頼性・安全性を究極に高める。
4. ますます複雑化するVLSIシステムを中心としたモノづくりの深化/発展に寄与する。

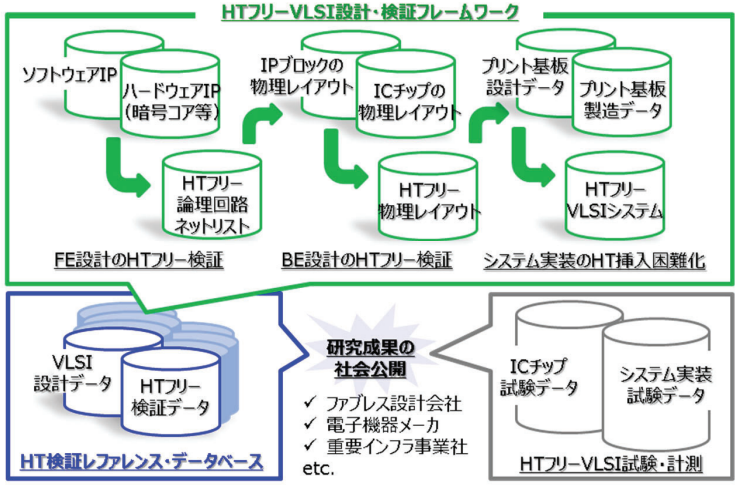

図2　HTフリーVLSIシステム構築基盤の研究成果イメージ図

ホームページ等	研究代表者のホームページ：https://www.edu.kobe-u.ac.jp/stin-secafy/