



## 研究課題名 ロバストエレクトロニクスを目指した SiC 半導体の学理 深化

京都大学・大学院工学研究科・教授

きもと  
木本

つねのぶ  
恒暢

研究課題番号： 21H05003

研究者番号： 80225078

研究期間： 令和3年度～令和7年度 研究経費（期間全体の直接経費）： 147,100千円

キーワード： 炭化珪素、酸化膜/半導体界面、トランジスタ、絶縁破壊、高温動作集積回路

### 【研究の背景・目的】

エレクトロニクス社会を支える半導体はシリコン(Si)を中心として発展してきたが、Si半導体技術は成熟して、今後の飛躍的な発展が困難になりつつある。炭化珪素(SiC)は、高い電界強度や高温に耐える優れた性質を有する半導体である。高品質・大口径ウェハを作製可能で、広禁制帯幅半導体としては例外的に広範囲のn型、p型伝導性制御が容易である。SiCを用いれば、Si限界を打破する高耐電圧・低損失トランジスタや、高温で安定に動作する集積回路を実現できる。

代表者らの成果を元にして1~3 kV級のSiCパワーデバイスの実用化が始まり、各種機器(電源、太陽電池用パワコン、電気自動車、電車等)で省エネ効果を発揮しているが、SiC本来の特性から大きく乖離している。この原因は、酸化膜/SiC界面(MOS界面)に存在する高密度の欠陥にある。また、SiC特有の高電界(MV/cm)における電子物性の多くが未知である。

本研究では、高品質酸化膜/SiC界面の形成と高性能トランジスタの実証、MOS界面におけるキャリア輸送のモデル化、相補型MOS(CMOS)素子の高温動作実証を行う。また、高電界における電子物性および絶縁破壊機構を実験的に明らかにすると共に、その理論的裏付けを行う。複雑材料系の界面電子物性、高エネルギーキャリアの輸送、極限環境におけるデバイス動作に関わる学理の革新と深化を追究し、SiC半導体を用いたロバスト(堅牢)エレクトロニクスの開拓に資する。

### 【研究の方法】

本研究では、高電圧(高電界)で動作する電力用パワーデバイス、および高温動作可能な低消費電力CMOS(相補型MOS)集積回路の実現(図1)に向けて、SiC半導体に関連する以下の重要課題に取り組む。

- 1) 代表者が2020年に提案した革新的な酸化膜形成手法をさらに高度化し、その高品質SiC MOS界面の電子物性と界面構造を解明する。
- 2) 上記MOS界面を利用したSiC MOSトランジスタの高性能化を実証すると共に、MOSトランジスタの特性予測を可能とする物理モデルを構築する。
- 3) SiC分野では未開拓のpチャネルSiC MOSトランジスタおよびCMOS素子を作製し、その高温動作のポテンシャルを見極める。
- 4) SiCの高電界電子物性(電子および正孔の衝突イオン化係数、ドリフト速度など)の温度依存性、結晶方位依存性を実験および理論的に解明する。
- 5) SiC pn接合およびショットキー障壁における高電界特性を体系化に調べ、絶縁破壊機構を解明する。

いずれも実験研究を基軸としながら、バンド構造やキャリア散乱を計算する研究と組み合わせ、半導体物

理、結晶工学、電子デバイス工学などの学際的要素を含む研究とする。

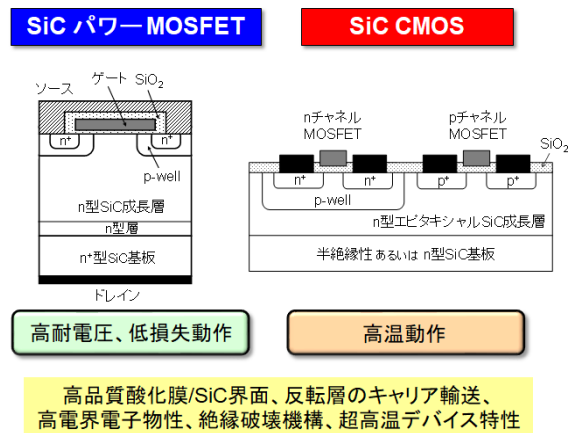


図1 SiCパワー-MOSFET、CMOSと主な研究課題

### 【期待される成果と意義】

学術的インパクトとしては、従来の半導体にはないキャリア散乱過程を取り入れた学理の構築に繋がり、他の広禁制帯幅半導体トランジスタ等への波及効果が期待できる。また、SiCの高電界電子物性およびデバイスの高電界特性の研究は、伝導帯や価電子帯端近傍の有効質量近似に留まらない超ホットキャリアの学理構築に繋がる。いずれの研究も材料科学、半導体物理、電子デバイス工学の発展に資する。

産業的インパクトとしては、実用化が始まったSiCパワートランジスタのさらなる高性能化、低コスト化(チップ面積の縮小効果)、および将来のSiC CMOS集積回路や超高耐電圧SiC IGBTの礎となる。高温動作SiC集積回路は、エンジンなど燃焼炉の高効率化だけでなく、自動車タイヤの圧力モニタへの適用も期待されており、大きな新規産業に発展する。

### 【当該研究課題と関連の深い論文・著書】

- ・ T. Kimoto and H. Watanabe, "Defect engineering in SiC technology for high-voltage power devices (Review)" Appl. Phys. Express, **13**, 120101/1-44 (2020).
- ・ T. Kobayashi, T. Okuda, K. Tachiki, K. Ito, Y. Matsushita, and T. Kimoto, "Design and formation of SiC (0001)/SiO<sub>2</sub> interfaces via Si deposition followed by low-temperature oxidation and high-temperature nitridation," Appl. Phys. Express, **13**, 091003/1-4 (2020).

### 【ホームページ等】

<http://semicon.kuee.kyoto-u.ac.jp>

[kimoto@kuee.kyoto-u.ac.jp](mailto:kimoto@kuee.kyoto-u.ac.jp)