

量子ドットのウエハスケール形成プロセス

Wafer-scale Formation Processes of Nano Dots

(研究プロジェクト番号 : JSPS-RFTF 96P00403)

プロジェクトリーダー

大坂 敏明 早稲田大学各務記念材料技術研究所・教授

コアメンバー

大泊 巖 早稲田大学工学部・教授

逢坂 哲彌 早稲田大学工学部・教授

大島 忠平 早稲田大学工学部・教授



1. 研究目的

本プロジェクトは、半導体シリコンウェハ全面に、実用時間内でナノメータスケールの構造体(以下、ナノ構造)を作製するためのプロセス技術を、以下の2つの要素技術に的を絞って確立することを目的として推進した。

- (1) イオンおよび電子線等の集束粒子ビーム照射によるナノスケール表面改質
- (2) 電気化学的手法を用いるウェハスケールの加工

2. 研究成果概要

2.1 ナノスケール表面改質の手段としてのシングルイオン注入法の改良

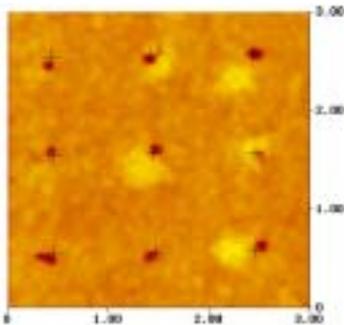


図1 シングルイオン照射痕の原子間力顕微鏡像

ドーパント原子を1個ずつ半導体微小領域に注入し、原子の個数および位置のゆらぎによる半導体素子の電気的特性のばらつきを抑制するために、シングルイオン注入法(Single Ion Implantation : SII)を世界に先駆けて開発した。SII 技術により導入されるドーパント原子は母体結晶中で局所的な静電場を形成することから、伝導キャリアと吸着原子あるいは分子の相互作用に基づく新しい半導体素子、また生体分子認識への応用を狙っている。イオンビームから1個のイオンを抽出するためのチョッピングと呼ばれる手法故に止まっていた低い照準精度を格段に改善するために、集束イオンビーム(FIB)光学系における対物レンズの縮小率を従来の1/6から1/19に大幅な改善を図った。更に、チョッピング電極とOLの間にビーム軌道を高精度に調整するための電極を新たに設けた。その結果、ビーム径は20nm以下に達し、図1に示すように照準位置からの誤差は60nmに抑制され、100nm以下の領域へのピンポイント

ドーピングが可能となった。

2.2 ナノスケール表面改質の原子的素過程解明へのアプローチ

イオン照射による半導体表面改質のダイナミクスを原子スケールで評価するために、イオン照射前後の基板表面をリアルタイムで高温STM観察可能な、低速イオン銃/高温超高真空STM複合装置を開発した。この装置を用いて、アルゴンイオン照射により導入されたシリコン(111)表面上の欠陥の動態をリアルタイムSTM観察することに初めて成功した。

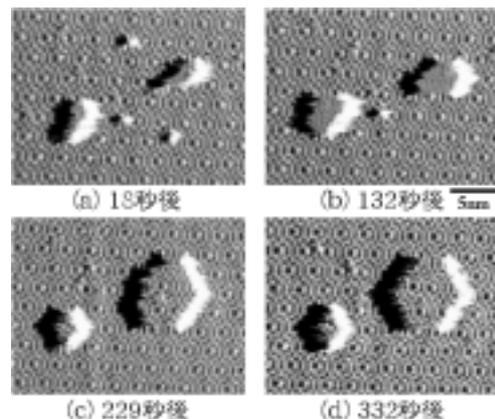


図2 3keV-Ar⁺イオン照射によって導入された欠陥の形状の経時変化

図2に示すように、イオン照射量から見積もられる欠陥密度と像中の凹みの密度がほぼ等しいことから、一つの欠陥は一つのアルゴンイオンによって形成されたものと考えられる。

高温下のイオン照射欠陥の変化には、拡大、縮小、消滅などがあり、同じ条件下で形成された欠陥であるにもかかわらず、サイズや形状の変化が様々である。特に、欠陥の拡大はイオン照射痕に特有であり、通常表面空孔が単調な回復傾向を示すのとは大きく異なる。これらは、各イオン照射欠陥の、結晶内部に形成される空孔や格子間原子の分布、およびそれらの表面までの拡散過程が、表面上に観察される欠陥の動態に大きく影響を及ぼしていることを示している。他にも、表面欠陥は熱処理の結果、必ずしも図のように正六角形になるとは限らないが、ダイマー列で縁取られる様子が見られた。この結果は、表面の改質部位の熱処理過程を理

解するにあたって、表面再配列構造の異方性を考慮することが不可欠であることを示している。

2.3 集束電子線照射と化学的手法の組み合わせによるナノ構造配列の形成

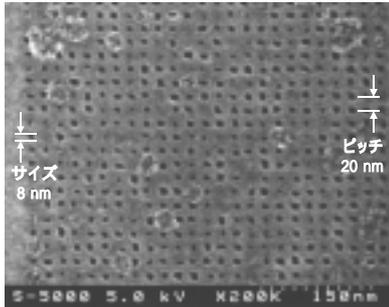


図3 1.56 Tbit/in² ナノエッチピット配列

1平方インチあたり、1テラビットの情報(1 Tbit/in²)を記録するためには、ナノ構造体をナノスケールで配列形成する必要がある。これは、1平方インチのシリコンチップ上に、ハリウッド映画を15本分記録できることを意味する。本研究では、集束電子線による極薄酸化膜マスク加工および異方性ウェットエッチングを用いた超高密度シリコンナノエッチピット配列形成法を開発し、情報記憶容量として1.56 Tbit/in²に相当する超高密度ナノエッチピット配列をシリコン基板上に作製することに成功した。図3に示すように、20 nmピッチという極めて高密度な配列であるにもかかわらず、8 nm角のエッチピットが独立して整然と配列形成されていることがわかる。

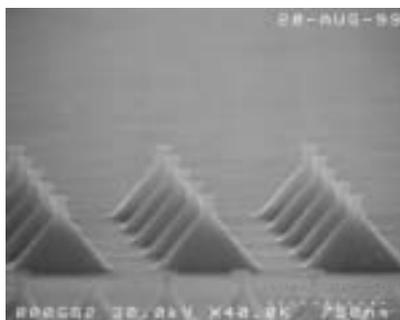


図4 凸型ナノピラミッド配列

高密度シリコン電子放出素子は、低消費電力フラットパネルディスプレイや高速電子線描画システムへの応用に期待されている。本研究では、高密度・高性能な電子放出素子の実現を目指して、シリコン基板上に高密度のナノピラミッド配列を形成する技術を開発した。我々は、この研究を通して、イオン照射損傷を受けたシリコン表面が、ヒドラジン溶液中で溶解しにくくなるという、イオン照射減速エッチング現象を発見した。図4に、この現象を利用して作製されたナノピラミッド配列の電子顕微鏡写真を示す。イオン照射領域を頂点とする凸型ピラミッド構造が配列形成されていることがわかる。

2.4 ナノプロセスシミュレーションの開発

イオン注入後の結晶欠陥の拡散・回復の過程やSi表面の酸化過程など、様々なSiナノプロセスを原子レベルでシミュレートするため、Si、O、Ar 3元素混在系用原子間ポテンシャル関数を完成させた。更に33台のPCで計算を並列処理するシステムを開発し(図5)、この系の大規模シミュレーションを可能にした。

図6は、Ar原子注入によるSi(111)表面改質素過程の分子動力学計算を行った結果である。Ar原子による衝撃により格子間原子や空孔が発生し、その後の結晶回復過程でそれら欠陥種が減少する様子が再現された。

図7は、開発した原子間ポテンシャルで作成した大規模なSiO₂/Si(001)界面構造である。数1000原子規模のSiO₂/Si界面モデリングを実現させたのは本研究が初めてであり、界面近傍の構造遷移領域の定量的再現にも世界で初めて成功した。更に並列PCシステムを駆使してSi表面の酸化プロセスを再現する計算手法を開発した。この計算では、組成変化が急峻な界面が再現され、酸化領域が島状に成長する様子等が再現された。



図5 並列PCシステム

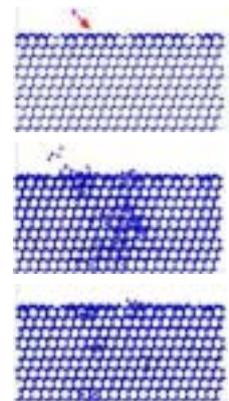


図6 Arイオン注入のシミュレーション

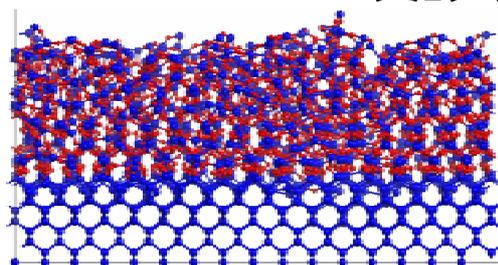


図7 大規模SiO₂/Si界面モデル

3. まとめ

所期の目的はほぼ達成された。その結果としてのナノ構造配列は、超高密度情報記録媒体としての活用にとどまらず、半導体表面の性質や状態の制御を通じて、生体分子の機能を工学的に利用するという新しい学術分野「分子ナノ工学」を開ききっかけとなり、文部科学省科学研究費中核拠点形成(COE)形成プログラムにより、さらに飛躍を目指して研究を展開することになった。