

Development of Next Generation Massively Parallel Computers 次世代超並列計算機開発

プロジェクトリーダー 岩崎 洋一
筑波大学 副学長



図1 研究風景



図2 並列入出力評価用システム

1. 研究の目的

超高速計算機を用いた研究は、物理学をはじめとする基礎分野から地球規模の気象予測などの応用分野まで、自然科学の広い領域で著しい成果をもたらしており、計算科学と呼ばれる分野を形成している。この分野を推進する基礎となる高い計算性能は、演算素子を多数連結した超並列計算機によって実現される。本プロジェクトでは、超並列計算機の計算性能を、現在の約1テラフロップスから100倍向上させることを目標とする研究を行う。

計算科学の対象は、流体や素粒子を表す場などの連続体系と、多体天体系や高分子系などの多粒子系の二つに大別することができる。それぞれの系に対して、次世代超並列計算機の開発は異なった課題と要素を持つ。

連続体系に適した超高速並列計算機に対しては、膨大な計算データを高速且つ柔軟に処理する並列入出力機構・並列可視化機構・マンマシンインターフェースの規範の確立を目標とし、同時に超並列計算機の演算性能そのものの飛躍的増大のために有望な、プロセッサ・メモリ融合型LSIの開発研究を行う。一方、多粒子系に対しては、この種の問題に最適化した専用プロセッサを開発することにより、100テラフロップス級の計算速度が達成可能であることを実証する。さらに、再構成可能論理素子により、より広い応用範囲を持つ多用途粒子系プロセッサを開発する。

最終的には、これらの技術開発を総合して、連続体系に適した超並列計算機と多粒子系の専用計算機を組み合わせ、多粒子・連続体混合系に適用可能なヘテロジニアスなマルチコンピュータシステムを構築することを目指す。

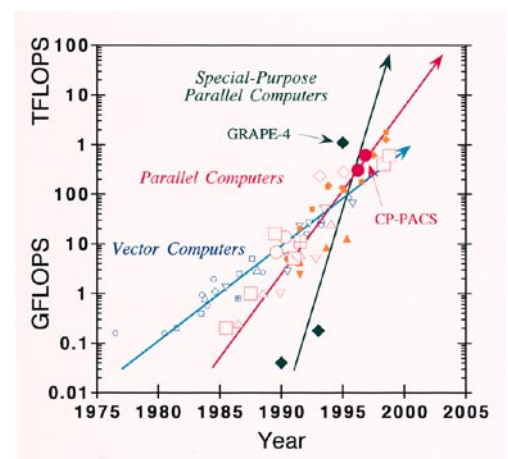


図3 並列計算機の発達

2. 研究の内容

連続体向け超並列計算機

連続体系の研究に有効な超並列計算機においては、大量に生成される計算データをいかに高速且つ柔軟に入出力・可視化するのが大きな課題である。

この問題解決のため、超並列計算機の多数の入出力プロセッサを、並列ワークステーション及び高性能グラフィック・ワークステーションとスイッチ結合し、これらの間の協調動作により、膨大な数値演算データの並列入出力とリアルタイムな可視化を実現するシステムの構築を目指す。今日では極めて高性能且つ安価となったネットワーク機器を用い、周辺装置とのオープンで柔軟な入出力形態を実現することができる。また、広範に使われている可視化システムである AVS を対象に、データ並列及び機能並列の両面からリアルタイムな可視化を実現するシステムを構築している。

超並列計算機の計算性能を100倍増大させるには、プロセッサの演算速度が高いだけでなく、メモリから演算装置へ、演算速度に見合うデータ供給速度を保證することが鍵である。これには、従来プロセッサ・チップに対して外付けされていたメモリを同一チップ上に混載し、データ供給速度を飛躍的に向上させる方式が有望である。実際、この方式では、混載によるバス幅の拡張だけで、クロックあたりの性能が1CPUあたり60%程度向上することが示されている。さらに、レーテンシ隠蔽や、外部メモリのバッファリング、コンパイラによる最適化などにより、さらに大幅な性能向上が見込まれる。本プロジェクトでは、21世紀初頭の半導体デバイス技術予測に基づき、次世代超並列計算機のためのプロセッサ・メモリ混載型LSIアーキテクチャの具体化と、詳細設計・詳細評価を行なっている。

多粒子系向け超並列計算機

多粒子系の場合は、粒子間相互の計算に専用化したプロセッサを作ることによってコスト・パフォーマンスを大幅に向上させることができる。我々が1995年に完成させた GRAPE-4 は、世界で初めてテラフロップスの速度を達成した計算機となった。

本プロジェクトでは、専用計算機でサブペタフロップスの計算速度が達成可能であることを実証する。さらに専用計算機と汎用超並列計算機の間位置するFPGAを用いた再構成可能論理を使った多目的計算機を開発する。

専用計算機の部分は重力・クーロン力等の長距離力に特化したパイプラインプロセッサを2万台(演算器の数では100万個)並列に動作させ、現在の汎用並列計算機の100倍程度の並列度を実現することにより高い性能を得る。このような高い並列度が実現可能であるのは、長距離相互作用の計算ではデータ量に対する計算量の比率が本質的に高いためである。

粒子系のシミュレーションにおいて長距離力の計算が十分に高速化されると、次に問題になるのは短距離相互作用の計算である。粒子系の短距離相互作用は問題に応じて多種多様であり、そのそれぞれに対して専用プロセッサを開発するのは開発コストからみて現実的とはいえない。そこで、この部分の高速化のためにはFPGAを使った再構成可能計算機を開発する。そのコストパフォーマンスは専用プロセッサに比べて2桁近く劣るが、汎用プロセッサに比べれば桁違いに高い性能が達成できる。

以上の開発研究に基づき、連続体系向けの超並列計算機と多粒子系向けの専用計算機、さらに両者の中間に位置するFPGAを用いた多目的計算機を組み合わせたヘテロジニアス・マルチコンピュータを構築し、連続体系から多粒子系およびそれらの混合系にわたる広い応用範囲に対して、高い実効性能を得ることができることを示す。

3. 研究の体制

期 間：1997年8月～2002年3月

構 成：プロジェクト・リーダー：岩崎洋一（筑波大学副学長(研究担当)）

コアメンバー：3名、研究協力者：20名

実施場所：筑波大学計算物理学研究センター 茨城県つくば市天王台1-1-1

（連続体向け超並列計算機の開発）

東京大学大学院総合文化研究科 東京都目黒区駒場3-8-1

（多粒子系向け超並列計算機の開発）

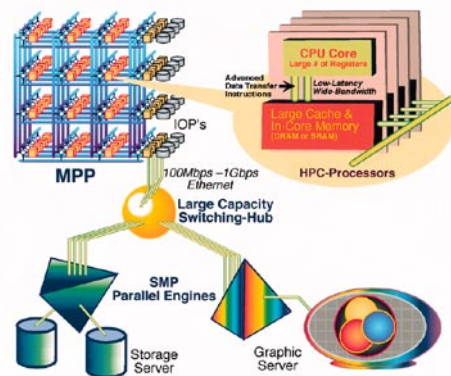


図4 連続体系向け超並列計算機概念図

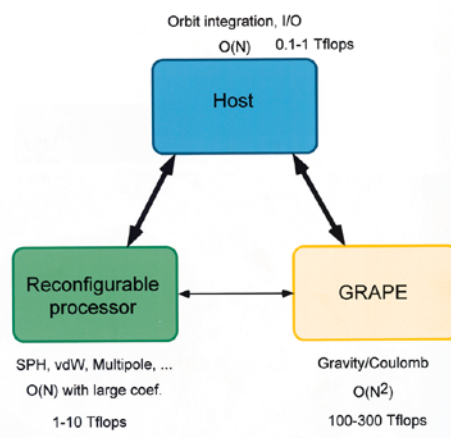


図5 多粒子系向け超並列計算機概念図

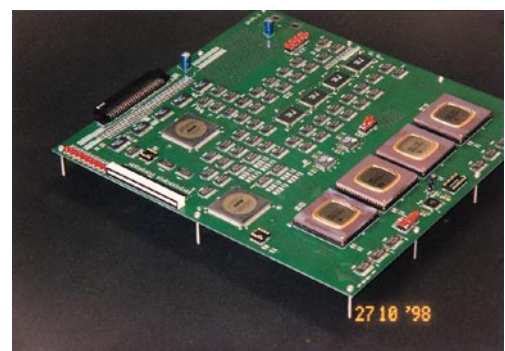


図6 GRAPE-5 ボード