

課題番号	GR076
------	-------

**先端研究助成基金助成金(最先端・次世代研究開発支援プログラム)
実施状況報告書(平成24年度)**

本様式の内容は一般に公表されません

研究課題名	環境エネルギーを使用する情報通信機器の組み込みプロセッサアーキテクチャとOS 制御による最適エネルギー管理技術の開発
研究機関・部局・職名	京都大学・大学院情報学研究科・准教授
氏名	石原 亨

1. 当該年度の研究目的

<p>次に挙げる4項目を当該年度の研究目的として研究を行なった。</p> <ol style="list-style-type: none"> 前年度に設計したスケラブルプロセッサを複数個(3個~4個)搭載したマルチコアプロセッサを設計し、プロセッサを数百μWから数百mWまでの3桁以上の電力範囲で安定動作させる技術を開発する。また、その実現可能性と課題点をシミュレーションにより明らかにする。 前年度に開発した低電力レジスタ回路とクロックツリーの低消費電力化回路技術を評価しその実現可能性と有効性を明らかにする。また、前年度に開発した低電力メモリアーキテクチャ技術の一部を実チップ上に適用し、その実現可能性と有効性および課題点を明らかにする。メモリサブシステムの消費電力を削減する目的コードを生成するコード最適化技術を開発しその有効性と課題点をシミュレーションにより明らかにする。 各種環境発電素子やキャパシタの直並列構成を最適化する技術を開発する。また、前年度に実装した環境発電ボードを用いて、上記最適化技術の実現可能性と有効性および課題点を明らかにする。前年度設計した環境発電ボードを改良し、より低消費電力かつ低コスト化した(太陽電池やキャパシタのサイズを削減した)ボードを開発する。 OSが太陽電池、蓄電池、大容量キャパシタの状態を定期的に観測し、それぞれの状態に応じて各種電池やキャパシタの直並列構成を最適化するためのアルゴリズムとエネルギー管理のアルゴリズムを開発する。前年度に開発した環境発電ボードと試作チップを用いて上記アルゴリズムの有効性および課題点を明らかにする。
--

2. 研究の実施状況

<p>上記4項目の研究目的に対応させて以下に研究の実施状況をまとめる。</p> <ol style="list-style-type: none"> E-shuttle 社が行うチップ試作サービスを利用しスケラブルプロセッサを試作した。試作したチップは動作電圧とメモリサイズをソフトウェア制御により瞬時に(約 1μ秒で)切り替える機能を持つ。評価ボードを使って試作チップを評価し、全ての機能が正常に動作することを確認した。昨年度達成できなかった性能目標も達成できていることを確認した。適切なソフトウェア制御を行うことにより室内光を用いた太陽電池の発電でも安定してチップが動作することを確認した。また、上記スケラブルプロセッサコアを4つ搭載したマルチコアプロセッサを設計し、シミュレーションによりその評価を行なった。適切なソフトウェア制御を行うことにより平均約 30mW の消費電力で、800MIPS のピーク性能を達成できることをシミュレーションにより確認した。現在、E-shuttle 社が行うチップ試作サービスを利用してチップ製造を行う準備を進めており、研究は計画通り順調に進んでいる。
--

2. 昨年度までに開発したレジスタ回路とクロック分配回路の低消費電力化技術を、より進んだ 65nm プロセス技術を用いて設計し、シミュレーションによりその有効性を明らかにした。先端プロセス技術においても、上記低消費電力化技術が有効に働くことを確認した。また、昨年度までに開発したキャッシュメモリの動的可変連想度技術およびスクラッチパッドメモリへの動的データ配置技術を、試作チップを用いて評価した。ループキャッシュと呼ばれる特殊なキャッシュメモリを利用して消費電力を削減する技術を開発し国際会議で発表した。動的データをスクラッチパッドメモリに配置するアイデアを提案した論文(2011年12月掲載)が、2012年度電子情報通信学会論文賞を受賞することが内定した。
3. 小容量の太陽電池とキャパシタを複数用意し、その直並列構成を最適化することにより蓄電効率および電力伝送効率を大幅に向上させる技術を開発した。開発した技術は平成24年4月に開催された国際会議で発表した。上記技術の評価ボード上に実装し有効性を確認した。環境発電システムの構成を動的に最適化するために常時太陽電池とキャパシタの出力電圧を観測する必要があるが、それに必要な A-D コンバータの消費電力がシステム全体の消費電力に対して比較的大きな割合となることを明らかにした。現在この問題を解消する環境発電システムボードを新たに設計中である。
4. プロセッサやカメラおよびモデムなどの機器が消費する電力を考慮して、OS が太陽電池とキャパシタの直並列接続を適切に変更するアルゴリズムを開発した。シミュレーションにより、本アルゴリズムが電力の蓄電と伝送に伴う電力損失を大幅に低減できることを明らかにした。上記技術を論文にまとめ、平成24年10月に開催された国際会議にて発表を行なった。上記電力制御を行う環境発電システムを評価ボードとして実装し現在評価を行なっている。

3. 研究発表等

雑誌論文	(掲載済み一査読有り) 計6件
計9件	<ol style="list-style-type: none"> [1] Masahiro Kondo, Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera “A Standard Cell Optimization Method for Near-Threshold Voltage Operations,” Proceedings of the International Workshop on Power and Timing Modeling, Optimization and Simulation 2012, Lecture Notes in Computer Science, Springer, pp. 32-41, 2012年9月. [2] Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera “A Flexible Structure of Standard Cell and Its Optimization Method for Near-Threshold Voltage Operation,” Proceedings of IEEE International Conference on Computer Design, pp. 235-240, 2012年10月. [3] Kyungsoo Lee, Tohru Ishihara, “I/O Aware Task Scheduling for Energy Harvesting Embedded Systems with PV and Capacitor Arrays,” Proceedings of IEEE Symposium on Embedded Systems for Real-Time Multimedia, pp. 48-55, 2012年10月. [4] Ji Gu, Tohru Ishihara, Kyungsoo Lee, “Loop Instruction Caching for Energy-Efficient Embedded Multitasking Processors,” Proceedings of IEEE Symposium on Embedded Systems for Real-Time Multimedia, pp. 97-106, 2012年10月. [5] Islam A.K.M Mahfuzul, Norihiro Kamae, Tohru Ishihara, and Hidetoshi Onodera, “A Built-in Self-adjustment Scheme with Adaptive Body Bias using P/N-sensitive Digital Monitor Circuits,” Proceedings of IEEE Asian Solid-State Circuits Conference, pp. 101-104, 2012年11月. [6] Shinichi Nishizawa, Tohru Ishihara, Hidetoshi Onodera, “Analysis and Comparison of XOR Cell Structures for Low Voltage Circuit Design,” Proceedings of International Symposium on Quality Electronic Design, pp. 719-725, 2013年3月. <p>(掲載済み一査読無し) 計3件</p> <ol style="list-style-type: none"> [1] Islam A. K. M Mahfuzul, 釜江典裕、石原亨、小野寺秀俊、“完全デジタル型 P/N ばらつき自律補償回路,” DA シンポジウム 2012 論文集, pp.43-48, 2012年8月. [2] 近藤正大、石原亨、小野寺秀俊、“低電圧動作に適したセルライブラリのゲート幅決定法とその評価,” DA シンポジウム 2012 論文集, pp.169-174, 2012年8月. [3] 西澤真一、近藤正大、石原亨、小野寺秀俊、“低電圧動作に向けた PN 比可変スタンダードセルライブラリの構成法とその評価,” DA シンポジウム 2012 論文集, pp.175-180, 2012年8月.

様式19 別紙1

	(未掲載) 計0件
会議発表 計5件	<p>専門家向け 計5件</p> <p>[1] Ji Gu, Tohru Ishihara, "A Case Study of Energy-efficient Loop Instruction Cache Design for Embedded Multitasking Systems," International Conference on Smart Grids and Green IT Systems, Porto, Portugal, 2012年4月19日~20日</p> <p>[2] Kyungsoo Lee, Tohru Ishihara, "A Dynamic Reconfiguration Technique for PV and Capacitor Arrays to Improve the Efficiency in Energy Harvesting Embedded Systems," International Conference on Smart Grids and Green IT Systems, Porto, Portugal, 2012年4月19日~20日.</p> <p>[3] Tohru Ishihara, Ji Gu "Loop Instruction Caching for Energy-Efficient Embedded Multitasking Systems", International Forum on Embedded MPSoC and Multicore, Montebello, Canada, 2012年7月9日~13日 (依頼講演).</p> <p>[4] Shinichi Nishizawa, Tohru Ishihara and Hidetoshi Onodera "An Impact of Within-Die Variation on Supply Voltage Dependence of Path Delay", ACM International Workshop on Timing Issues, Stateline, Nevada, USA, 2013年3月27日~29日.</p> <p>[5] Tohru Ishihara, "Energy Characterization of Embedded Processors for Software Energy Reduction", Workshop on Energy Aware Computing (EACO) Toward Global Engagement, Bristol UK, 2013年3月26日~27日 (依頼講演).</p> <p>一般向け 計0件</p>
図書 計0件	
産業財産権 出願・取得状況 計0件	<p>(取得済み) 計0件</p> <p>(出願中) 計0件</p>
Webページ (URL)	<p>Embedded Green System Project</p> <p>http://saba.kuee.kyoto-u.ac.jp/egs/</p>
国民との科学・技術対話の実施状況	<p>2012年9月2日に開催された京都大学アカデミックデイにて、一般市民向けに“組込みグリーンシステムプロジェクト”および“自然エネルギーで動作するコンピュータ”に関する研究活動紹介を行なった。参加者約150名(うち一般者は約100名)</p>
新聞・一般雑誌等掲載 計0件	
その他	<ul style="list-style-type: none"> ・2012年6月15日に韓国ソウル大学にて組込みグリーンコンピュータシステムに関するワークショップを開催し、ソウル大学の Naehyuck Chang 教授とその研究室のメンバーを交え、コンピュータの省エネルギー技術に関する研究発表および技術討論を行なった。 ・2013年3月11日-12日に韓国ソウル大学にて低消費電力集積回路に関するワークショップを開催し、ソウル大学の Kiyong Choi 教授、Naehyuck Chang 教授および彼らの研究室のメンバーを交え、集積回路の低消費電力化技術に関する研究発表および技術討論を行なった。 ・2013年3月18日~21日にフランスのグルノーブルにて開催された国際会議においてポスター発表を行い、本プロジェクトの研究活動紹介を行なった。

4. その他特記事項

実施状況報告書(平成24年度) 助成金の執行状況

本様式の内容は一般に公表されません

1. 助成金の受領状況(累計)

(単位:円)

	①交付決定額	②既受領額 (前年度迄の 累計)	③当該年度受 領額	④(=①-②- ③)未受領額	既返還額(前 年度迄の累 計)
直接経費	111,000,000	30,663,000	41,009,000	39,328,000	0
間接経費	33,300,000	9,198,900	12,302,700	11,798,400	0
合計	144,300,000	39,861,900	53,311,700	51,126,400	0

2. 当該年度の収支状況

(単位:円)

	①前年度未執 行額	②当該年度受 領額	③当該年度受 取利息等額 (未収利息を除 く)	④(=①+②+ ③)当該年度 合計収入	⑤当該年度執 行額	⑥(=④-⑤) 当該年度未執 行額	当該年度返還 額
直接経費	3,188,595	41,009,000	0	44,197,595	38,415,760	5,781,835	0
間接経費	0	12,302,700	0	12,302,700	0	12,302,700	0
合計	3,188,595	53,311,700	0	56,500,295	38,415,760	18,084,535	0

3. 当該年度の執行額内訳

(単位:円)

	金額	備考
物品費	12,863,015	計算機サーバ、評価ボード外注費
旅費	5,146,412	研究成果発表および研究協力者との打合せ等
謝金・人件費等	11,304,940	博士研究員2名および教務補佐員1名の人件費
その他	9,101,393	設計外部委託費、ソフトウェアライセンス等
直接経費計	38,415,760	
間接経費計	0	
合計	38,415,760	

4. 当該年度の主な購入物品(1品又は1組若しくは1式の価格が50万円以上のもの)

物品名	仕様・型・性能 等	数量	単価 (単位:円)	金額 (単位:円)	納入 年月日	設置研究機関 名
環境発電研究用 ボード	各種環境発電装置 と大容量電池搭載	1	1,853,750	1,853,750	2013/1/30	京都大学
ハイパフォーマンス コンピューター式	Intel OctaCore E5 3.1GHz×2 搭載	1	4,195,800	4,195,800	2013/3/5	京都大学
エネルギーハーベス ティングボード3rd	各種環境発電装置 と大容量電池搭載	1	1,347,150	1,347,150	2013/3/21	京都大学
AMPLE BOARD	有機EL、SRAM、 FPGA搭載	1	4,961,250	4,961,250	2013/3/28	京都大学