

平成17年度「魅力ある大学院教育」イニシアティブ 教育プログラム及び審査結果の概要

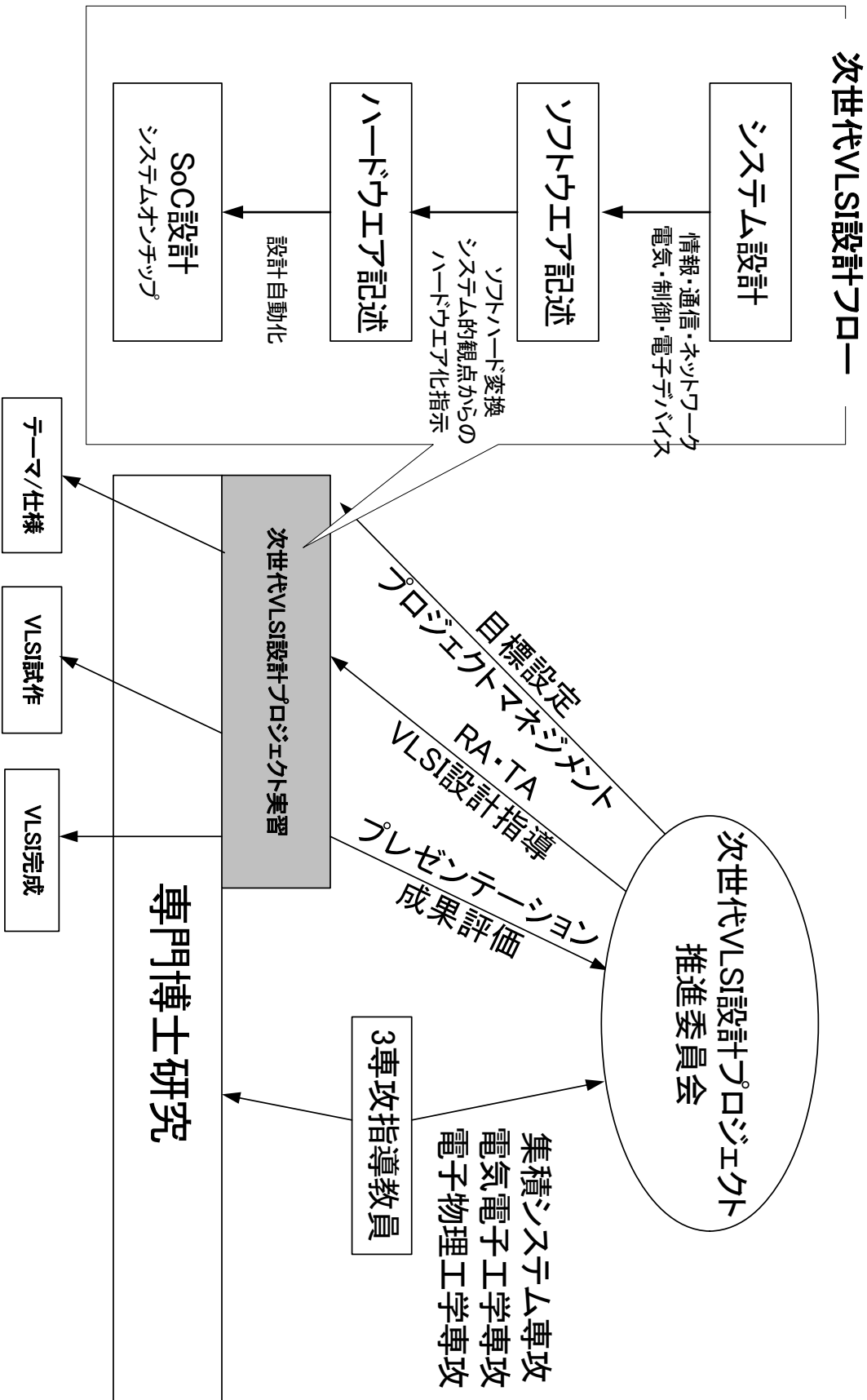
◇「1.申請分野(系)」～「6.履修プロセスの概念図」:大学からの計画調書(平成17年7月現在)を抜粋

機 関 名	東京工業大学	整理番号	b014
1. 申請分野(系)	理工農系		
2. 教育プログラムの名称	次世代VLSI設計プロジェクト教育		
3. 関連研究分野(分科) (細目・キーワード)	主なものを左から順番に記入(3つ以内) 電気電子工学、情報学		
	主なものを左から順番に記入(5つ以内) (電子デバイス・電子機器、計算機システム・ネットワーク、通信・ネットワーク工学、知能情報処理・知能ロボティクス、システム工学)		
4. 研究科・専攻名 及び研究科長名 ([]書きで課程区分を記入、 複数の専攻で申請する場合は、 全ての研究科・専攻を記入)	(主たる研究科・専攻名)	<u>研究科長(取組代表者)の氏名</u>	
	大学院理工学研究科・集積システム専攻 [修士課程、博士後期課程]	三木 千寿	
	(その他関連する研究科・専攻名)	大学院理工学研究科・電気電子工学専攻[修士課程、博士後期課程] 大学院理工学研究科・電子物理工学専攻[修士課程、博士後期課程]	
5. 本事業の全体像			
5-(1) 本事業の大学全体としての位置付け(教育研究活動の充実を図るための支援・措置について)			
<p>本事業は、電気・電子・情報・通信分野の基盤技術であるVLSI(大規模集積回路)設計技術を利用して、市場性の高いVLSIの開発を目標としたプロジェクト教育を博士課程学生を対象に実施する。これは、目覚ましい革新の渦の中にあるIT関連技術に特化したVLSI設計の実践的学習を目指すものである。VLSI設計技術は、すでにシステム応用技術と融合したシステムオンシリコン(SoC)時代を迎えており、高級言語で記述されたアルゴリズムを設計者のシステム設計ノウハウを生かしながらトップダウンで短時間にLSIチップ設計を行うことが可能になっている。このような状況から、システム設計技術と最先端のVLSI自動設計技術を結びつけた次世代のVLSI設計技術をプロジェクト形式で実践的に実施することは、画期的な試みである。</p> <p>大学としては、世界をリードする科学、技術の人材育成の要素として、各種のIT応用技術をスタンドアローンで動作するシリコン上に短時間でコンパクトに実現する技術は、ソフトウェアとハードウェアの幅広い知識の結合である。それとともに、プロジェクト形式の実践教育で技術事業化能力をもつ学生を輩出する教育にもつながっている。</p> <p>このように、本事業は今までにない広範囲な知識を融合させ、グループによる共同プロジェクトにより、100万ゲート以上のITシステムをシリコン上に搭載することを実践する教育プログラムである。</p>			

機 関 名	東京工業大学	整理番号	b014
<p>5-(2) これまでの教育研究活動の状況(現在まで行ってきた教育取組について)</p> <p>2000年と2001年の2年間、VLSI設計教育の一環とした大学院修士学生向け授業として、学生の自由なテーマと設計仕様の設定に基づくVLSI設計実習0-0-2を行ってきた。また、2002年からは半導体理工学研究所(STARC)と連携したシステムLSIの講義と実習もシステムとVLSI設計の両方が理解できる学生の創出を目指して、3年にわたり実施している。これらはIT技術のコア技術であるVLSI設計技術の修得が目的であり、学生の自主的なプロジェクト管理の下で、次世代の大規模なSoCを次世代のCADシステムを利用して、産業界に先駆けて新たなSoC設計手法の取得を狙ったものではなかった。</p>			
<p>5-(3) 魅力ある大学院教育への取組・計画(大学院教育の実質化(教育の課程の組織的展開の強化)のための具体的な教育取組及び意欲的・独創的な教育プログラムへの発展的展開のための計画について)</p> <p>魅力ある大学院授業科目として、次世代SoCのプロジェクト教育を導入する。学生は4人程度のグループに分けられ、プロジェクト形式でSoC設計を進める。テーマ設定から始まり、プロジェクトマネジメント手法や次世代VLSI設計手法にしたがってプロジェクトを推進し、SoCの製造、システム動作検証までを実施する。最終的な結果は報告書とプレゼンテーションによって評価を受ける。このため、プロジェクト期間は1年間を設け、適宜講義を導入してVLSI設計手法やプロジェクトマネジメント手法等を学習する機会を設ける。また、各グループにはVLSI設計に係わるTAやRAを雇用し、適切な指導を実施する。</p> <p>電気・電子・情報、通信分野ではVLSI(大規模集積回路)が多くの製品のベースになっており、要求仕様から直接に高性能なチップ(ASIC, 特定用途向けLSI)が短時間に設計できる時代であるが、さらに一步推し進めて、システム技術者が自身の応用技術を効率良くチップで実現するVLSI自動設計ツールと自身のもつシステム技術を組み合わせる半自動化できる次世代VLSI・CADツールを利用する。具体的には、下に示す2つの科目の新設によって対応する。</p> <ul style="list-style-type: none"> ● 次世代VLSIプロジェクト実習第一 0-0-3 【概要】 タイトル、プロジェクト計画、仕様設計、回路設計、VLSIチップ試作(外注)の実践実習により、次世代VLSI設計手法やプロジェクトマネジメント手法を修得する。 ● 次世代VLSIプロジェクト実習第二 0-0-3 【概要】 試作チップ検証、試作チップ搭載デモ製品の開発、プレゼンテーションの実践実習により、次世代VLSI設計手法やプロジェクトマネジメント手法を修得する。 			

次世代VLSI設計プロジェクト教育

6. 履修プロセスの概念図



機 関 名	東京工業大学	整理番号	b014
<p data-bbox="165 199 588 232">< 審査結果の概要及び採択理由 ></p> <p data-bbox="165 295 1430 472">「魅力ある大学院教育」イニシアティブは、現代社会の新たなニーズに応えられる創造性豊かな若手研究者の養成機能の強化を図るため、大学院における意欲的かつ独創的な研究者養成に関する教育取組に対し重点的な支援を行うことにより、大学院教育の実質化（教育の課程の組織的な展開の強化）を推進することを目的としています。</p> <p data-bbox="189 490 491 521">本事業の趣旨に照らし、</p> <p data-bbox="189 535 1430 613">①大学院教育の実質化のための具体的な教育取組の方策が確立又は今後展開されることが期待できるものとなっているか</p> <p data-bbox="189 629 1225 663">②意欲的・独創的な教育プログラムへの発展的展開のための計画となっているか</p> <p data-bbox="165 678 1430 855">の2つの視点に基づき審査を行った結果、当該教育プログラムに係る所見は、大学院教育の実質化のための各項目の方策が非常に優れており、十分期待できるとともに、教育プログラムが事業の趣旨に適合しており、その実現性、一定の成果と今後の展開の面も期待できると判断され、採択となりました。</p> <p data-bbox="189 871 1206 902">なお、特に優れた点、改善を要する点等については、以下の点があげられます。</p> <p data-bbox="177 965 633 996">〔特に優れた点、改善を要する点等〕</p> <ul data-bbox="172 1012 1430 1238" style="list-style-type: none"> ・ 現在までの集積システム設計教育にも実績があり、本教育プログラムにおいても、社会ニーズに整合したシステムVLSI(大規模集積回路)の設計に焦点を置いたプロジェクト科目で、実践的な先端技術のみでなく、プロジェクト管理能力を実践で養う教育プログラムであることは評価できる。 ・ ただし、博士前期課程の教育への関連が明確ではないことから、そのカリキュラムとの関係を明確化し、学生をいかに教育するかという視点から、更なる検討が望まれる。 			