

高性能 SiC パワーエレクトロニクス実現に向けた理想 MOSFET 作製プロセスの創成

Fabrication of High-quality SiC-MOSFETs for Advanced Power Electronics

渡部 平司 (WATANABE HEIJI)

大阪大学・大学院工学研究科・教授



研究の概要

本研究では、電気エネルギーの有効利用を可能にする高性能 SiC パワーデバイスの創成を目的としている。特性に優れた理想 SiC-MOS 構造を作製するための新技術として、大気圧水素プラズマ表面処理、高密度窒素プラズマと高温水素アニール処理による MOS 界面改質法、高誘電率絶縁膜と超薄 SiO₂ 積層構造ゲートスタックを提案し、これらの優位性実証に成功した。

研究分野：工学

科研費の分科・細目：応用物理学・工学基礎 薄膜・表面界面物性

キーワード：界面、パワーエレクトロニクス、MOS デバイス

1. 研究開始当初の背景

環境・エネルギー問題の解決に向け、電力エネルギーの有効利用を可能にするパワーエレクトロニクス技術の発展と普及が急務となっている。シリコンカーバイド(SiC)半導体は優れた特性を有し、次世代パワーデバイス用材料として注目されている。その中でも Metal-Oxide-Semiconductor (MOS) 型電界効果トランジスタ (FET) は、典型的なノーマリオフ型(ゲート電圧ゼロでは素子はオフ状態となり電流が流れない)のスイッチングデバイスであり、安全性や回路構成の観点からもその実用化が期待されている。しかし、電気特性や信頼性に優れた SiC-MOS を実現することは困難であり、SiC の物性値から予想されるデバイス性能を実現するには至っていないのが現状である。

2. 研究の目的

SiC-MOS デバイスを構成する絶縁膜には、従来の Si デバイスと同様、基板表面を酸化して形成した SiO₂ を用いている。しかし、SiC 半導体は化学的・機械的に非常に安定な材料であり、MOS デバイス作製の第一段階である SiC 基板の表面清浄化や平坦化技術が未だ確立していない。また SiC 上の熱酸化 SiO₂ 中には多量のカーボン不純物が残存し、界面に濃縮されたカーボンは、MOS デバイスの電気特性や絶縁耐圧を著しく劣化させる。本研究課題では、表面・界面物性解析から得た知見を基軸として、新規プロセス技術と新材料開発

に取り組み、高性能パワーデバイスを実現することを目的としている。

3. 研究の方法

本研究では、理想 SiC-MOS 構造を創成するための技術として、①大気圧高密度プラズマを用いた SiC 基板の平滑化・清浄化技術、②超薄 SiO₂/SiC 構造の作製とプラズマ応用による界面電気特性改善法の開発、③高誘電率 (High-k) 絶縁膜の堆積による AlON/SiO₂/SiC ゲートスタックの作製技術を確立し、④高性能 SiC-MOSFET を完成する (下図参照)。さらに、実用化に際して重要な性能指標となる⑤ SiC-MOS デバイスの信頼性を決定する物理モデルの構築を目指す。

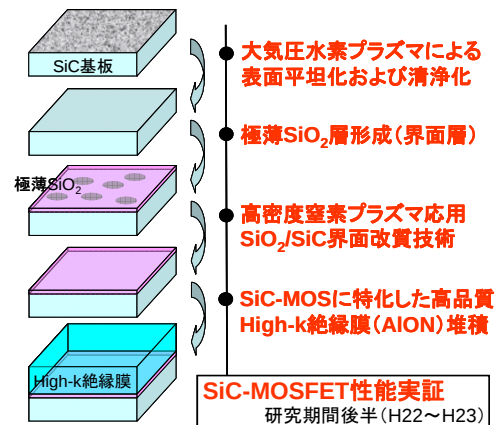


図. 本課題で取り組む研究開発項目

4. これまでの成果

大気圧水素プラズマを用いた SiC 表面の平坦化・清浄化に関する研究では、ウェハの大型化に対応する新技術として、大口径ポーラスカーボン電極で生成した大気圧水素プラズマ照射による SiC 表面処理方法を検討した。その結果、基板温度室温にて極めて早い加工速度を実現した。低速電子線回折による処理表面の結晶性評価から、基板表面の加工変質層を完全に除去可能であり、結晶性に優れた SiC 表面を形成できることを確認した[1]。

また SiC-MOS 界面の特性改善法として、高密度窒素ラジカル照射と高温水素アニールによる複合処理を提案し、絶縁膜中の固定電荷や界面欠陥の低減に成功した[5]。これらの実験結果に基づいて、ラジカル窒素の供給により SiC-MOS 界面に偏析したカーボン不純物の脱離が促進され、処理温度に依存して界面欠陥の水素終端が進行する特性改善モデルを構築した。さらに、より効果的に SiC-MOS 界面に窒素を導入する手法として、高密度窒素プラズマで薄い窒化膜層を形成した後に、熱酸化処理を施すことで、界面に窒素を供給する手法を提案した。その結果、従来報告値と比較して約 1 桁の界面準位密度の低減に成功した[4]。

また MOS 界面の物性評価では、放射光光電子分光法によって界面原子構造やバンド構造を評価した。熱酸化で形成した SiO₂/SiC 界面の伝導帯オフセットは、Si 面に比べて C 面では低下し、リーク電流成分増大に伴う信頼性劣化要因となることを示した。

一方、本研究では、SiO₂ 界面層上に窒素添加アルミナ (AlON) 高誘電率絶縁膜を堆積するゲートスタック構造を提案している[2, 6]。各種物性解析ならびに AlON/SiO₂/SiC キャパシタの電気特性評価から、AlON 絶縁膜では膜中固定電荷の発生を抑制可能であり、比誘電率やバンドギャップの観点からも SiC デバイスに最適な絶縁膜材料であるとの結論に達した。SiO₂ 層の挿入により界面電気特性が向上することに加え、高温動作かつ高電圧印加時のリーク電流を飛躍的に低減することに成功した。

さらに MOS デバイスの信頼性に関する研究では、導電性原子間力顕微鏡 (C-AFM) を用いて、SiC 基板上の SiO₂ 絶縁膜の絶縁劣化現象のナノスケール観測を実施した。その結果、微小領域内では Si-LSI と同程度の信頼性が得られるが、SiC-MOS では酸化膜形成前の基板表面の欠陥あるいは結晶欠陥に起因する Weak Spot が存在し、信頼性を低下させることが明らかとなった。

5. 今後の計画

研究期間の後半では、期間前半で開発した新技術を複合して SiC-MOSFET を試作し、トランジスタレベルでの優位性実証を目指す。

6. これまでの発表論文等

- (1) H. Watanabe, H. Ohmi, H. Kakiuchi, T. Hosoi, T. Shimura and K. Yasutake, "Surface cleaning and etching of 4H-SiC(0001) using high-density atmospheric pressure hydrogen plasma", Journal of Nanoscience and Nanotechnology (accepted).
- (2) T. Hosoi, Y. Kagei, T. Kirino, Y. Watanabe, K. Kozono, S. Mitani, Y. Nakano, T. Nakamura, and H. Watanabe, "Improved characteristics of 4H-SiC MISFET with AlON/nitrided SiO₂ stacked gate dielectrics", Mater. Sci. Forum, **645-648**, 991-994 (2010).
- (3) K. Kozono, T. Hosoi, Y. Kagei, T. Kirino, S. Mitani, Y. Nakano, T. Nakamura, T. Shimura, and H. Watanabe, "Direct observation of dielectric breakdown spot in thermal oxides on 4H-SiC(0001) using conductive atomic force microscopy", Mater. Sci. Forum, **645-648**, 821-824 (2010).
- (4) Y. Kagei, T. Kirino, Y. Watanabe, S. Mitani, Y. Nakano, T. Nakamura, T. Hosoi, T. Shimura, and H. Watanabe, "Improved electrical properties of SiC-MOS interfaces by thermal oxidation of plasma nitrided 4H-SiC(0001) surfaces", Mater. Sci. Forum, **645-648**, 507-510 (2010).
- (5) H. Watanabe, Y. Watanabe, M. Harada, Y. Kagei, T. Kirino, T. Hosoi, T. Shimura, S. Mitani, Y. Nakano, and T. Nakamura, "Impact of a treatment combining nitrogen plasma exposure and forming gas annealing on defect passivation of SiO₂/SiC interfaces", Mater. Sci. Forum, **615-617**, 525-528 (2009).
- (6) T. Hosoi, M. Harada, Y. Kagei, Y. Watanabe, T. Shimura, S. Mitani, Y. Nakano, T. Nakamura, and H. Watanabe, "AlON/SiO₂ stacked gate dielectrics for 4H-SiC MIS devices", Mater. Sci. Forum, **615-617**, 541-544 (2009).
- (7) 渡部平司, 景井悠介, 小園幸平, 桐野嵩史, 渡邊優, 箕谷周平, 中野佑紀, 中村孝, 吉越章隆, 寺岡有殿, 細井卓治, 志村考功, "プラズマ窒化技術と AlON/SiO₂ 積層絶縁膜による SiC-MOS デバイスの高機能化 (招待講演)", SiC 及び関連ワイドギャップ半導体研究会第 18 回講演会 (2009).
- (8) Y. Kagei (修士学生) International Meeting for Future of Electron Devices, Kansai 2008, Student Award.
- (9) 渡邊 優 (修士学生) SiC 及び関連ワイドギャップ半導体研究会 講演奨励賞 (2008).

ホームページ等

<http://www-asf.mls.eng.osaka-u.ac.jp/>