

極限高純度めっきプロセスによるCu配線ナノ構造制御と次世代ナノLSIへの展開

大貫 仁

(茨城大学・工学部・教授)

【研究の概要等】

本研究の目的は、配線幅28nm以細LSIを実現する上で大きな障害と看做されているCu配線抵抗率増大によるLSI性能劣化のブレークスルー技術を開発するものである。

Cu配線の構造は、Cuコア導体部とその側壁に設ける高抵抗率バリアメタルからなる。従来は、主として高抵抗バリアメタルの極薄化による低抵抗率化が検討されているが、Cuそれ自体の抵抗率を低減する試みはほとんど行われていない。

これまでの研究から、市販高純度品より純度を1桁向上させた高純度めっき材料（アノード電極：公称純度9N、硫酸銅：公称純度6N、いずれも真の化学的純度：4～5N）を用いて幅50nmCu配線を作製し、現状プロセスのそれよりもCu配線の結晶粒径を大きくでき、抵抗率を20%低くできた。すなわち、めっきプロセスの高純度化がCu配線の低抵抗率化のキー技術であることが分かった。

本研究では、めっきプロセスの一層の高純度化を図るため、真の化学的純度が市販高純度品を2桁以上上回る超高純度めっき材料を開発し、不純物の供給源になっている埋め込み特性向上のための添加剤を除去した状態での微細配線溝中へのCu配線形成技術確立する。同時に低誘電率バリア性絶縁膜導入によるバリアメタルフリー化の検討も行い、革新的高導電性Cu多層配線材料システム基盤技術を開発して配線幅28nm以細LSIへの適用を目指す。

【当該研究から期待される成果】

本研究で得られる革新的高導電性Cu配線は、通常のめっき材料を超高純度品に替え、添加剤を除去するのみで得られ、LSIプロセスへの適合性に極めて優れていると考えられる。高導電性を有し、かつ高い信頼性を有するCu配線を開発できれば、日本のLSI製造メーカーの発展に寄与できる。また、地球環境の維持保全に不可欠の低消費電力新電子・情報産業の創生にも寄与できる。

【当該研究課題と関連の深い論文・著書】

- ・ S.Tashiro, K.P.Khoo, T.Nagano, J.Onuki, Y.Chonan, H.Akahoshi, T.Tobita, M.Chiba, K.Ishikawa and N.Ishikawa, "The Development of an Innovative Process of Large-Grained and Low Resistivity CuWires for less than hp45nm ULSI", In Proc.International Interconnect Technology Conference, pp.46-48, June 2007.
- ・ Jae-Won Lim, K.Mimira and M.Isshiki, "Precise impurity analysis of Cu film by GDMS", Appl. Phys.A80, 1105-1107, 2005.

【研究期間】 平成20年度－24年度

【研究期間の配分（予定）額】

161,300,000 円（直接経費）

【ホームページアドレス】

なし