

課題番号	研究課題名	研究代表者	評価結果
15106006	三次元積層型プロセッサチップを用いた超高性能並列処理システム	小柳 光正 (東北大学・大学院工学研究科・教授)	A
<p>本研究は、三次元集積化技術と光インターコネクション技術を開発し、三次元積層プロセッサ・チップと光インターコネクションを用いた共有メモリ結合型並列処理システムの実現可能性を示すことになった。システムに関しては、試作し性能評価するという期待したところまでには至らなかったが、システム全体を設計し FPGA (Field Programmable Gate Array) に実装して性能評価を行い、実現可能性を示すなど、一応の進展があったといえる。</p> <p>本研究の要の技術である三次元集積化技術に関しては、目標の 4 層を越える 10 層の三次元積層型共有メモリ・テストチップと三次元積層型プロセッサ・テストチップ (3 層) の試作に成功し、さらに、異なる種類とサイズの LSI などの多種類の良品チップを一括張り合わせ積層化する新しい三次元集積化技術：スーパーチップインテグレーション技術をも開発するなど期待以上の進展があったといえる。</p> <p>光インターコネクション技術に関しては、ポリマー PNB (Polynorborene) に着目し、低損失 (0.029dB/cm at 830nm) で耐熱性 (Tg=270°C) が高く製造が容易な PNB 光導波路を開発、10Gbps 動作を確認し、さらに、SRAM テストチップを光導波路で接続したテストモジュールを試作、メモリチップ間の動作に成功するなど概ね期待どおり進展したといえる。学術論文 19 件、国際会議発表 28 件、招待講演 34 件 (米 7、欧 3、アジア 5、他国内) 等を通し、世界的に見ても注目度の高い成果が積極的に発信された。また、知的財産に関しても国内外に特許出願している。本研究で得られた成果の波及効果は大きく、特に、スーパーチップインテグレーション技術は “More than Moore” 技術の一つとして注目されている三次元積層 LSI の研究実用化を大きく促進させる可能性があり、今後の進展が大いに期待できる。</p> <p>以上、本研究は、ほぼ期待どおり研究が進展したと総括的に評価できる。</p>			